Organ der GMM VDE/VDI-GESELLSCHAFT MIKROELEKTRONIK, MIKROSYSTEM- UND FEINWERKTECHNIK

elektronik.de

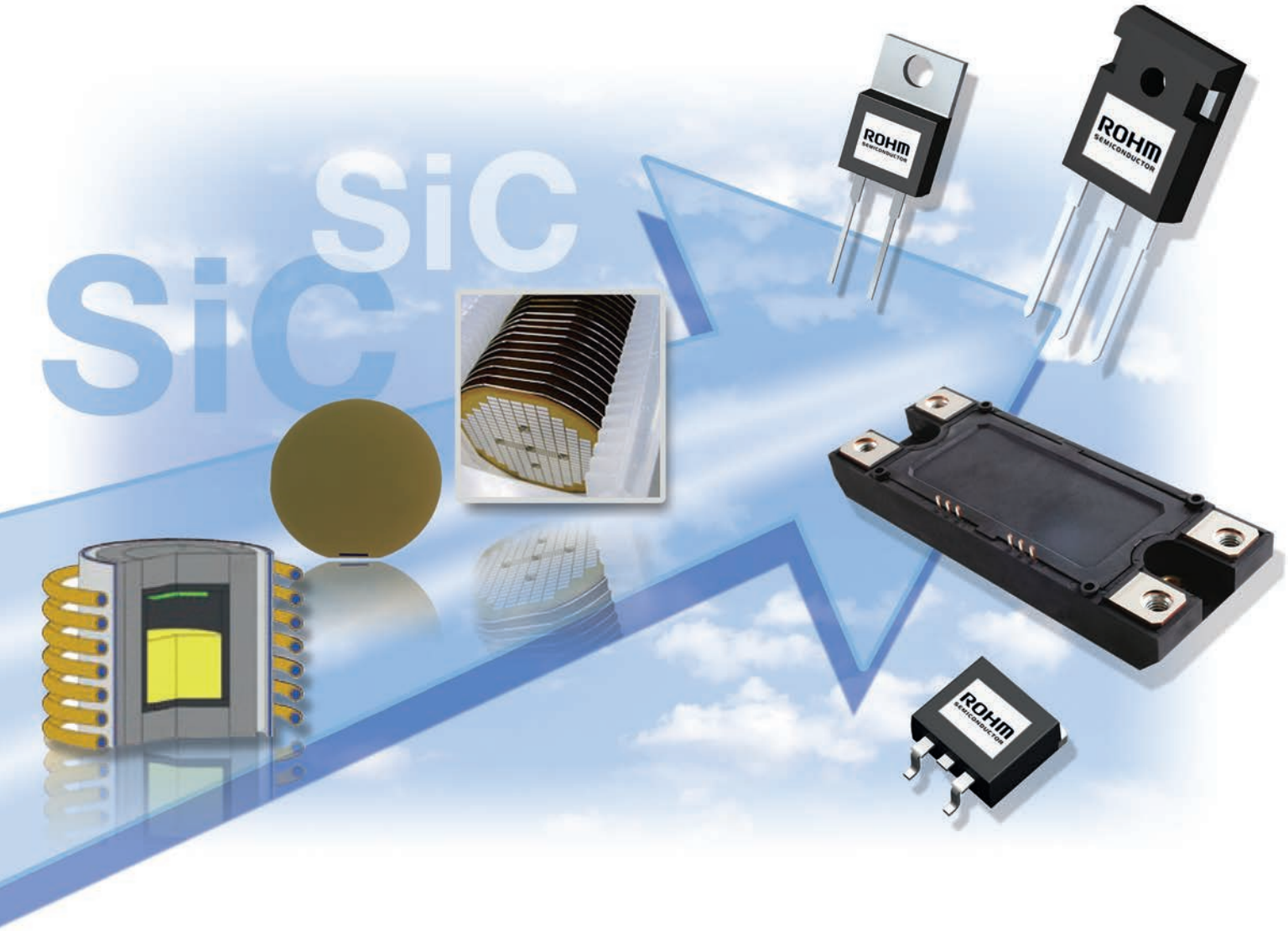
Elektronik

Fachmedium für industrielle Anwender und Entwickler

Vom Rohmaterial bis zum Halbleiter >> Seite 2

SiC und die unterschiedlichen Zellstrukturen >> Seite 6

SiC-Halbleiterprodukte in der Anwendung >> Seite 12



Sonderdruck Rohm

Halbleitermaterial der Zukunft:

Der Entstehungsprozess von SiC

Das Potenzial von Siliziumkarbid für Anwendungen in der Leistungs- und Hochfrequenzelektronik ist riesig. Doch bis ein Prozess gefunden wurde, um konkurrenzfähige SiC-Substrate herzustellen, war es ein weiter Weg. Und auch heute muss den steigenden Anforderungen an Qualität und Durchmesser nachgekommen werden.

Von Dr. Robert Eckstein und Aly Mashaly

Wenngleich Siliziumkarbid (SiC) verglichen mit anderen etablierten Halbleitern wie Silizium oder Galliumarsenid ein eher junges Basismaterial der Halbleiterelektronik ist, so beginnt seine Geschichte als Werkstoff bereits Ende des 19. Jahrhunderts. Edward Acheson entwickelt bereits zu diesem frühen Zeitpunkt ein Verfahren zur Herstellung von kristallinem SiC als Schleifmaterial, das bis heute Anwendung findet. In diese Zeit etwa fallen auch die ersten mineralogischen Untersuchungen des „second hardest mineral occuring in nature" durch H. Moissan. Nach dem französischen Chemiker wird SiC manchmal heute noch als Moissanit bezeichnet.

Als Mitte des 20. Jahrhunderts mit der Einführung des Bipolar-Transistors die Zeit der Halbleiter anbrach, wurde schon gleich das enorme Potenzial des Siliziumkarbids für bestimmte Anwendungen erkannt. Den Überlegungen von E. Johnson zufolge kann man von dem Produkt aus Durchbruchfeldstärke und Sättigungs-Driftgeschwindigkeit auf die Eignung eines Materials als Transistor-Basiswerkstoff für Hochfrequenz- und Leistungsanwendungen schließen. Bei diesem Vergleich lässt SiC sowohl Silizium als auch Galliumarsenid deutlich hinter sich.

Doch in der Praxis konnte das Halbleitermaterial den Beweis für seine Überlegenheit nicht sofort antreten. Damals existierte noch kein Prozess zur Herstellung von ausreichend großen und gleichzeitig defektarmen Siliziumkarbid-Substraten, um aussagekräftige Teststrukturen zu fertigen. Ausgehend vom Acheson-Prozess über die Zwischenstufe des sogenannten Lely-Prozesses wird erst Ende der 1970er Jahre mit dem „modifizierten Lely-Prozess" die Grundlage für die moderne Herstellung von SiC-Substraten geschaffen. Als diese Weiterentwicklung des Herstellungsprozesses im universitären und später auch im industriellen Rahmen zunehmend bessere und größere Siliziumkarbid-Substrate lieferte, konnte der Halbleiter Siliziumkarbid mit seinen Eigenschaften vollständig überzeugen.

Voraussetzungen für die Herstellung

Vor der Herstellung, unter Fachleuten Züchtung genannt, eines Siliziumkarbid-Kristalls gilt es zunächst, die grundlegenden Komponenten bereit- bzw. herzustellen. Neben der Kristallzüchtungsanlage, dem Züchtungsprozess und verschiedensten Medien sind hier vor allem das Quellmaterial und der Keim zu nennen.

Als Quell- oder Ausgangsmaterial bezeichnet man jenes Siliziumkarbid, welches als Rohstoff in den Züchtungsprozess eingebracht wird und den wachsenden Kristall während des Prozesses kontinuierlich speist. In der Regel

wird pulverförmiges Quellmaterial verwendet, welches in einem vorangehenden, streng kontrollierten Hochtemperaturprozess aus den hochreinen Komponenten Silizium und Kohlenstoff gewonnen wird. Durch die genaue Aussteuerung wird sichergestellt, dass stets Ausgangsmaterial mit intern spezifizierter Reinheit, Stöchiometrie, Korngröße bzw. Korngrößenverteilung und anderen, intern festgelegten Parametern zum Einsatz kommt.

Der sogenannte Keim ist eine einkristalline, runde Siliziumkarbid-Scheibe, welche das Wachstum eines einzelnen großen Einkristalls initiiert und in gewisser Weise auch weiterhin steuert. Die Bezeichnung Keim kommt somit nicht von ungefähr. Wie der Keim für die daraus entstehende Pflanze, so vererbt auch der Keim maßgebliche „genetische" Informationen an den zu züchtenden Kristall. Gerade die strukturelle Perfektion des Keims bestimmt in hohem Maße die Defektabsenz im Kristall. Bei SiCrystal wird durch einen vielstufigen Auswahlprozess sichergestellt, dass nur die bestmögliche Materialqualität aus den reinsten eigenen Kristallen wieder zu Keimen verarbeitet wird. Diese ständige interne Auswahl wirkt wie ein Destillationsprozess, bei dem Keimqualität und somit auch Produktqualität kontinuierlich verbessert werden.

Abgrenzung zur Silizium-Kristallzüchtung

Kristallzüchtungsanlage, Züchtungsprozess, Medien, Quellmaterial und Keim – all diese Faktoren spielen natürlich auch bei den Verfahren zur Herstellung anderer Halbleiter, beispielsweise Silizium, eine wichtige Rolle. Dennoch ist Siliziumkarbid anders.

Bedingt durch das spezielle SiC-Züchtungsverfahren aus der Gasphase (davon später mehr) sollte beispielsweise der verwendete Keim in seinem Durchmesser mindestens dem Zieldurchmesser des zu züchtenden Kristalls entsprechen. Es genügt also nicht, wie beim Silizium einen Kristall mit großem Durchmesser an einem Keimstäbchen mit vergleichsweise winzigem Durchmesser wachsen zu lassen (**Bild 1**). Da sich jedoch augrund der bereits beschriebenen „Genetik" mögliche Defekte aus dem Keim in den zu züchtenden Kristall vererben würden, ist beim Siliziumkarbid ein makelloser und gleichzeitig auch großflächiger Keim erforderlich.

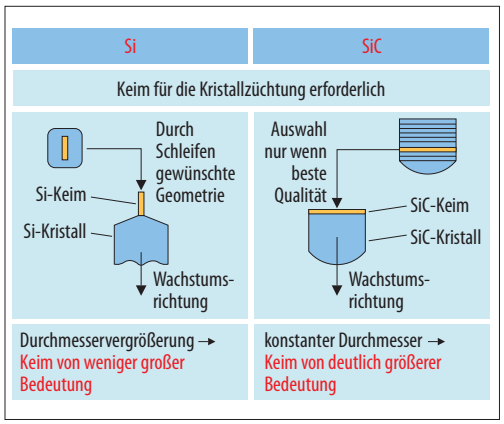


Bild 1. Unterschiede in der Bedeutung des Keims bei der Züchtung von Si- und SiC-Kristallen. (Quelle: Rohm)

Unter anderem sind es damit auch die Keime, die eine Grundlage für den gesicherten Betrieb eines Unternehmens darstellen können. SiC ist kommerziell nirgends erhältlich, was eine Art Kopierschutz darstellt. Es liegt bei SiCrystal zu jedem Zeitpunkt in ausreichender Stückzahl und streng abgesichert durch interne Prozesse vor.

Der Züchtungsprozess eines SiC-Kristalls

Wenn gemäß den obigen Ausführungen alle erforderlichen Voraussetzungen gegeben sind, kann der Züchtungsprozess angegangen werden. Bei dem für SiC üblicherweise verwendeten Sublimations-Züchtungsverfahren besteht der Aufbau aus einem vorbereiteten Züchtungstiegel bestehend aus Graphit, umgeben von kohlenstoffbasiertem Isolationsmaterial zur Energieeinsparung, der in eine induktionsbeheizte Züchtungsanlage eingebracht wird (**Bild 2**). Die Kristallzüchtung läuft dann folgendermaßen ab:

- Die Induktionsspule der Züchtungsanlage induziert Ringströme direkt in dem Graphit-Züchtungstiegel, der sich auf Temperaturen von deutlich über 2000 °C erwärmt. Bei diesen hohen Temperaturen verdampft das im Tiegel befindliche Quellmaterial im unteren Bereich. Das Siliziumkarbid-Pulver sublimiert und bildet der Theorie zufolge verschiedene gasförmige Spezies, bestehend aus Silizium und/oder Kohlenstoff, die den freien Raum des Tiegels ausfüllen.
- Der Keim, oben am Züchtungstiegel befestigt, verdampft dagegen nicht, da dort etwas niedrigere Temperaturen, wenngleich immer noch höher als 2000 °C, eingestellt werden.
- Die bei deutlich über 2000 °C von der Quelle gebildeten gasförmigen Spezies haben, wenn diese in die Nähe des etwas weniger heißen Keims transportiert werden, der Thermodynamik gehorchend das Bedürfnis, sich aus der Gasphase abzuscheiden. Sie kristallisieren auf der Keimoberfläche und bilden zusätzliches Kristallvolumen; der Kristall wächst. Er wächst jedoch nicht unkontrolliert, da die „Genetik" des Keims bevorzugt kristallografisch keimverwandtes und somit perfektes Wachstum begünstigt.
- Während des Wachstums wird der Gasphase gezielt ein Dotierstoff – in der Regel gasförmiger Stickstoff – beigemengt. Dieser wird in geringer, jedoch genau definierter Konzentration in den Kristall einbaut, wirkt elektrisch als Donator und gewährleistet die beabsichtigte Leitfähigkeit des Kristalls.
- Der Züchtungsprozess basiert somit auf einer ständigen Umschichtung von Material von der Quelle zum wachsenden Kristall. Das Wachstum, bei dem Spezies und Dotierstoff kontinuierlich durch die Gasphase transportiert werden müssen, dauert mehrere Tage. Wenn das Pulver nahezu aufgebraucht und gleichzeitig ein Kristall von mehreren Zentimetern Länge gewachsen ist, wird der Züchtungslauf kontrolliert beendet.

Um den Prozess in der beschriebenen Art möglich zu machen, muss verschiedenen weiteren Punkten Rechnung getragen werden. Es wurde bereits er-

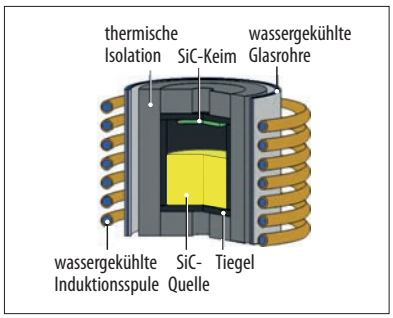


Bild 2. Prozess zur Kristallzüchtung von SiC. (Quelle: Rohm)

wähnt, dass sowohl der Tiegel als auch die Isolation aus Kohlenstoff bestehen. Dieses Material bietet sich aufgrund seiner Beständigkeit bei hohen Temperaturen, der verfügbaren Halbleiter-Reinheit und der Tatsache, dass Kohlenstoff für SiC keine elementare Verunreinigung darstellt, an. Jedoch würden sämtliche Kohlenstoff-Einbauten bei über 2000 °C unter Atmosphäre sofort verbrennen. Aus diesem Grund ist es erforderlich, den Prozess unter Schutzgas – häufig wird hierzu Argon verwendet – zu betreiben. Um alle Gase inklusive Argon zu kapseln, sind Tiegel und Isolation von zwei koaxialen Glasröhren umgeben. Diese koaxialen Glasröhren werden wegen der hohen Temperaturen im Zwischenraum mit Wasser gekühlt.

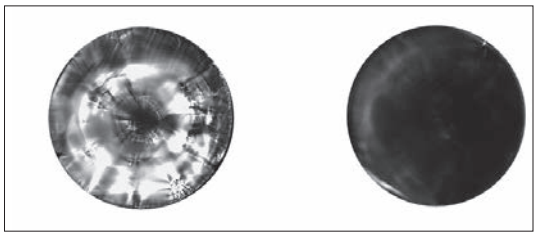


Bild 3. Durchmesservergrößerung und Qualitätsverbesserung, links: Substrat mit 35 mm Durchmesser aus dem Jahr 2000, rechts: aktuelles Substrat mit 150 mm Durchmesser. (Bild: Rohm)

Die Scheibenherstellung

Nach Beendigung der Kristallzüchtung und Ausbau des Kristalls aus dem Tiegel liegt ein zylindrischer Einkristall mit einem Durchmesser höher als der Zieldurchmesser und einigen Zentimetern Länge vor. Die weiteren Verarbeitungsschritte sind weitestgehend mit der Verarbeitung anderer etablierter Halbleiter wie Silizium identisch. Es erfolgen im Wesentlichen:

- Orientieren des Kristalls mittels Röntgenanalyse
- Rundschleifen des Kristalls auf Zieldurchmesser
- Anschleifen von Flats (Markierungen an der Kristallmantelfläche)
- Sägen des Kristalls in Scheiben
- Anbringen einer individuellen Lasermarkierung zur Scheibenidentifikation
- Abrunden der Scheibenkanten
- Bearbeiten der Oberfläche mittels Verfahren wie Schleifen, Läppen, Polieren mittels mechanischem Abtrag oder Polieren mittels chemisch-mechanischem Abtrag
- Reinigung der Scheiben mittels trocken- und nasschemischer Verfahren

Begleitet werden diese Prozessschritte von einer Vielzahl von Kontrollen zur Überprüfung einer großen Anzahl an intern und extern spezifizierten Parametern. Hierbei kommen optische, mechanische, chemische und elektrische Spezialverfahren zum Einsatz. Die umfangreich gesammelt und archivierten Daten ermöglichen stets die lückenlose Rückverfolgbarkeit vom Endprodukt bis hin zur Charge des eingesetzten Rohmaterials im ersten Prozessschritt.

Nun ist ein Vorgehen in der beschriebenen Weise heute längst als Standard in der Halbleiter-Substratherstellung anzusehen. Die Prozessschritte, die Bearbeitungsanlagen, die Verfahren der Inspektion sind prinzipiell vom Silizium her bekannt. Dennoch ist es teilweise heute noch notwendig, durch Anpassung von Prozess und/oder Maschine den Spezifika des Halbleiters Siliziumkarbid Rechnung zu tragen.

Ein Beispiel: Siliziumkarbid ist ein sehr harter Werkstoff. Auf der Mohs'schen Skala, auf der der Diamant mit Härte 10 die obere Grenze definiert und alle Minerale über 6 bereits als hart bezeichnet werden (Silizium liegt zwischen 6 und 7), belegt SiC mit einer Härte von etwas mehr als 9 einen der Spitzenplätze. Deshalb kann Siliziumkarbid nur noch mit Hilfe einiger weniger Materialien abrasiv bearbeitet werden. Die Anpassung von Werkzeugen und teilweise auch Bearbeitungsmaschinen war vonnöten, um den Halbleiterkunden die von anderen Materialien gewohnte Präzision der Produkte zuverlässig liefern zu können.

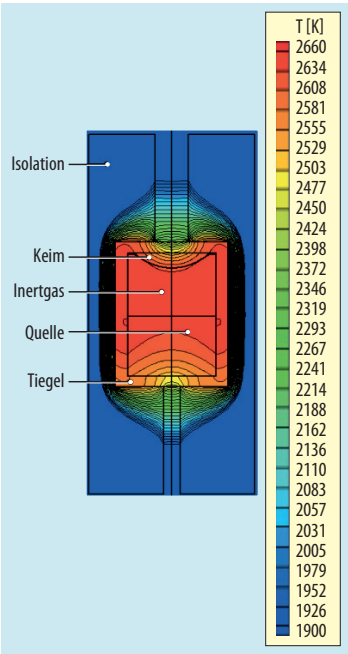


Bild 4. Temperaturverteilung im Kristallzüchtungstiegel. (Quelle: Rohm)

Herausforderungen und Lösungen

Es überrascht nicht, dass eine der wesentlichen Herausforderungen bei der Produktion von Siliziumkarbidkristallen und -substraten die Gewährleistung höchster Qualität gemessen an sich kontinuierlich verschärfenden Spezifikationen ist. Qualität bedeutet hierbei Qualität der Scheibenoberfläche:

- Abwesenheit von Kratzern
- äußerst geringe Rauigkeit bis in den Nanometerbereich
- Reinheit der Oberfläche sowohl im physikalischen (Partikel, Beläge) als auch im chemisch/elektrischen Sinn (elektrisch aktive Spurenverunreinigungen)

Qualität bedeutet außerdem geometrische Qualität:

- Enge Durchmesser- und Dickentoleranzen
- Durchbiegung nur im Mikrometerbereich
- Genau spezifizierte Kantenform

Qualität bedeutet aber in hohem Maße auch innere oder besser intrinsische Qualität:

- Homogenität der Dotierung und damit der Leitfähigkeit
- möglichst gering ausgeprägte Verspannungszustände im Material
- geringe Dichte an Versetzungen oder verwandten Defekten

Wenngleich Qualität stets ein „schnell bewegliches Ziel" ist, so kann mit Fug und Recht behauptet werden, dass das SiC die Anforderungen der Kunden an ein etabliertes Halbleitermaterial heute längst umfänglich erfüllt. Um diesen Stand zunächst zu erreichen und dann zu bewahren, waren jedoch in der Vergangenheit umfangreiche Arbeiten erforderlich.

Vergleicht man ältere und aktuell hergestellte Substrate mit Hilfe des Verfahrens der Spannungsoptik – einem optischen Verfahren, bei dem

Abweichungen vom Idealzustand als weiße Flächen und ungestörte Bereiche als schwarze Flächen wiedergegeben werden – so erfasst man sofort die enormen Verbesserungen bezüglich der Materialqualität, die innerhalb der letzten etwa 15 Jahre erreicht wurden (**Bild 3**).

So sind bei der Scheibe aus dem Jahr 2000, gezeigt auf der linken Seite, auf der gesamten Fläche starke Kontraste erkennbar. Dieser Umstand weist auf die Existenz von defektinduzierten Verspannungen hin. Bei den hierfür verantwortlichen Defekten handelt es sich in erster Linie um Versetzungen und artverwandte Strukturfehler. Sie belegen, dass im Jahr 2000 der Züchtungsprozess noch nicht ausreichend optimiert war.

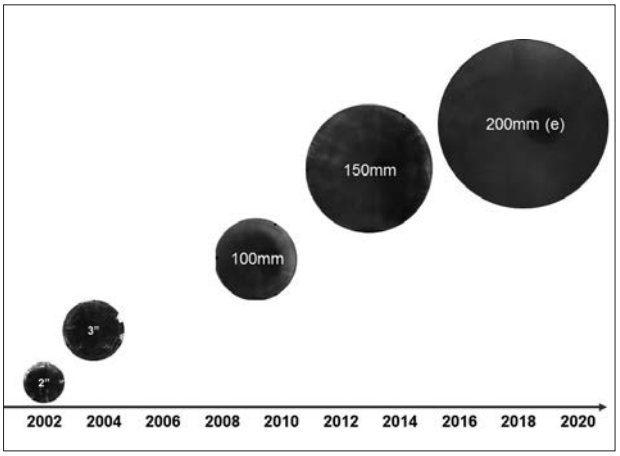


Bild 5. Entwicklung des Durchmessers der SiC-Wafer. (Bild: Rohm)

Ganz anders stellt sich das aktuelle Ergebnis auf der rechten Seite dar. Obwohl das optische Verfahren inzwischen hinsichtlich seiner Empfindlichkeit deutlich verbessert wurde, sind hier kaum noch Hell-Dunkel-Kontraste festzustellen. Die Botschaft ist eindeutig: Das Züchtungsverfahren wurde entscheidend verbessert und die Defektdichte im Kristall um Größenordnungen reduziert. Die aktuellen Scheiben sind also uneingeschränkt produktionstauglich.

Doch wie lassen sich solche Verbesserungen der Materialqualität erzielen? In diesem Fall durch einen Optimierung des Kristallzüchtungsprozesses, das liegt auf der Hand. Wie jedoch optimiert man einen Hochtemperaturprozess, der bei weit über 2000 °C betrieben wird? Bei diesen Temperaturen ist eine arbeitsfähige Sensorik im Tiegelbereich kaum vorstellbar. Jedes zusätzliche „Beobachtungsloch" in der Isolation für eine optische Temperaturmessung von außen würde automatisch zu einer inakzeptablen Störung der Temperaturverteilung im Tiegel führen. Jede makroskopische Öffnung im Züchtungstiegel hätte unweigerlich einen das Ergebnis verfälschenden Austritt von Prozessgasen zur Folge.

Die Lösung liegt in der numerischen Simulation der Kristallzüchtung (**Bild 4**). Mittels spezieller Computerprogramme und unter Verwendung aller relevanten Material- und Prozessparameter ist der Kristallzüchtungsexperte in der Lage, nun doch „in den Tiegel zu schauen".

Der Kristallzüchter erkennt aus der oben gezeigten Temperaturverteilung, dem sogenannten thermischen Feld, ausreichend genau, wie ein Kristall bei Veränderung der Züchtungsbedingungen wachsen würde. Eine Vielzahl von numerischen Experimenten grenzt die Anzahl der erforderlichen physikalischen Experimente deutlich ein. Das Zusammenspiel von Simulation, jahrelanger Erfahrung der Kristallzüchter und bestätigendem Experiment waren auch die Basis für die beschriebene Verbesserung der Materialqualität.

Größer bei höherer Qualität

Schon dem in Bild 3 gezeigten Vergleich des heutigen Produkts mit dem Wafer aus dem Jahr 2000 ist die zwischenzeitliche Durchmesservergrößerung von 35 mm auf 150 mm zu entnehmen. Der aktuelle Wafer weist demnach eine deutlich bessere Qualität auf einer mehr als 18-mal so großen Scheibenfläche auf. Diese Entwicklung, also größere Fläche bei immer weiter gesteigerter Qualität, wird auch in Zukunft vorrangiges Ziel sein. Ursache hierfür ist der Umstand, dass sich größere Scheibenflächen wirtschaftlicher prozessieren lassen und somit die Produktkosten gesenkt werden können.

SiCrystal

Das Unternehmen SiCrystal AG ist einer der führenden Hersteller von Siliziumkarbid-Halbleitersubstraten. Die 1996 gegründete, hundertprozentige Tochter von Rohm Co. Ltd beliefert von ihrem Standort in Nürnberg aus ihre Kunden weltweit. Das Unternehmen hat alle Produktionsschritte von der Herstellung des Ausgangsmaterials bis hin zur Verpackung des Epi-ready-Substrats im Reinraum im eigenen Haus. Ergänzend zu den Resultaten der eigenen Analyseverfahren hat SiCrystal direkten Zugriff auf die Ergebnisse von Bauelemente-Tests innerhalb des Rohm-Konzerns. Dadurch ist es möglich, die Materialoptimierung unter Berücksichtigung der Leistungsmerkmale von Bauelementen oder sogar Modulen voranzutreiben.

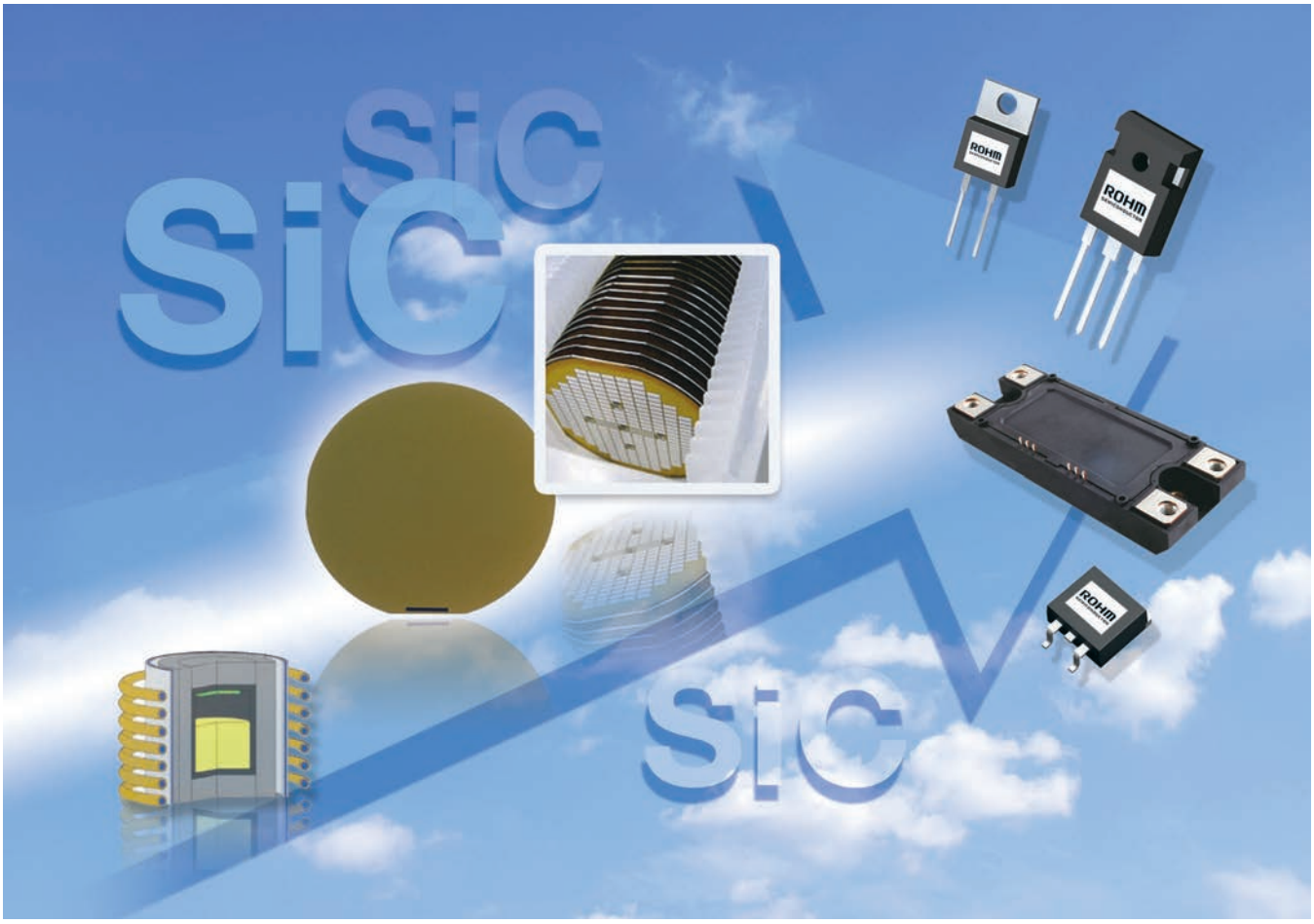
Der Wechsel von 100 mm auf 150 mm hat beim Kunden gerade erst begonnen. Das Interesse am möglichen Einführungszeitpunkt des 200-mm-Substrats, der sozusagen nächsten Evolutionsstufe, ist sehr groß. Obwohl es voraussichtlich noch länger dauern wird, bis der Markt für die Einführung von 200-mm-Substraten bereit ist, so geht man bei SiCrystal dennoch davon aus, erste Muster in etwa zwei bis drei Jahren bereitstellen zu können. *ih*

Dr. Robert Eckstein
studierte Werkstoffwissenschaften an der Friedrich-Alexander-Universität Erlangen-Nürnberg und promovierte 1998 über das Thema Kristallzüchtung von Siliziumkarbid. Er ist seit 1997 für das Unternehmen SiCrystal AG tätig und bekleidet dort die Position des CEO. Er ist verantwortlich für die Bereiche Entwicklung, Produktion und Vertrieb.

Aly Mashaly
absolvierte sein Elektrotechnik-Studium an der Universität in Kairo, danach folgte ein Masterstudium an der Leibniz-Universität Hannover. Seine Berufslaufbahn begann er als Entwicklungsingenieur Leistungselektronik bei der Liebherr Elektronik GmbH. Anschließend übernahm er die Leitung des eMobility-Bereichs bei der KEB GmbH. Seit Juli 2015 ist er bei der Rohm Semiconductor GmbH tätig und verantwortet dort die Power-Systems-Abteilung für den europäischen Markt.

Halbleitermaterial für eine effiziente und nachhaltige Leistungselektronik:

SiC und die unterschiedlichen Zellstrukturen



Die Zellstrukturen von Leistungshalbleitern haben einen wesentlichen Einfluss auf die physikalischen Eigenschaften und Leistungsmerkmale des fertigen Produkts. Lesen Sie im zweiten Teil unserer SiC-Artikelserie, welche Strukturen aktuell bei SiC-Bauteilen realisierbar sind und wie sich die Qualität der Bauteile sicherstellen lässt.

Von Aly Mashaly und Mineo Miura

Die Verbesserung der Energieeffizienz (d.h. die Verringerung von Energieverbrauch sowie von Energieverlusten) ist eines der kritischsten Probleme dieses Jahrhunderts. Im Jahr 2014 betrug der durchschnittliche Wert des elektrischen Energiebedarfs ca. 20 % des weltweiten Gesamtenergiebedarfs. Und es sprechen alle Fakten dafür, dass dieser Wert stark ansteigen wird. Unabhängig von den Mitteln, mit denen elektrische Energie erzeugt wird, ist eine effiziente Energieumwandlung sowie kosteneffektive Energielieferung an die Lasten gekoppelt. Es wird geschätzt, dass mehr als 50 % der gesamten elektrischen Leistung durch Leistungsumwandlungssysteme erzeugt wird.

Die meistverbreiteten Leistungselektronik-Systeme sind z.B. AC/DC-, DC/AC-, DC/DC- sowie AC/AC- (Frequenzumrichter) Wandler. Die Effizienz der herkömmlichen Leistungselektronik-Technologien variiert in der Regel zwischen 85 und 95 %. Das heißt, ca. 10 % der elektrischen Energie gehen bei jeder Leistungsumwandlung als Wärme verloren.

Im Allgemeinen kann man sagen, dass der Wirkungsgrad der Leistungselektronik hauptsächlich von den Leistungsmerkmalen der Leistungshalblei-

ter beschränkt wird. Die Entwicklung von Hochspannungs- und verlustarmen Leistungshalbleitern ist unerlässlich für den Bau von zukünftigen Smart Grids.

Im Vergleich zu Silizium-Halbleitern ist die Durchbruchfeldstärke von SiC um knapp das Zehnfache (2,8 MV/cm versus 0,3 MV/cm) höher. Die höhere elektrische Feldstärke des sehr harten SiC-Substrats ermöglicht das Aufbringen einer dünneren Schichtstruktur, der sogenannten Epitaxie-Schichten auf das SiC-Substrat. Diese entspricht einem Zehntel der Schichtdicke von Si-Epitaxie-Schichten. Die Dotierungskonzentrationen von SiC können zwei Größenordnungen höher als der ihrer Si-Pendants für die gleiche Sperrspannung reichen. Somit verringert sich der Oberflächenwiderstand (R_{onA}) des Bauteils, was zu einer beträchtlichen Reduzierung der Durchlassverluste führt (**Bild 1**).

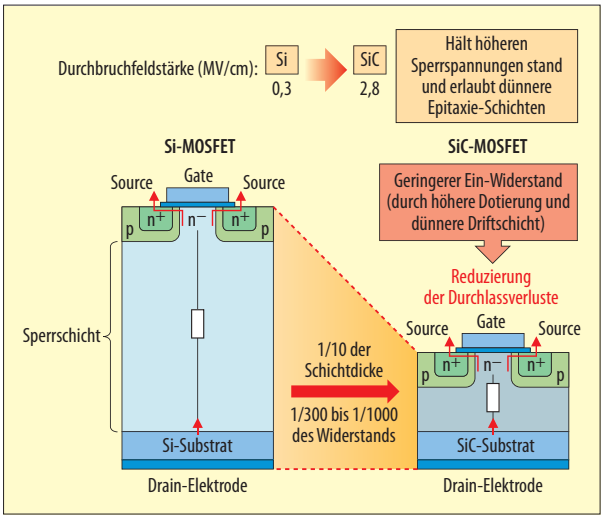


Bild 1. Materialvergleich zwischen Si und SiC: Die höhere Feldstärke von SiC erlaubt einen dünneren Schichtaufbau und verringert damit die Verlustleistung.

(alle Bilder: Rohm)

Wie aus der Halbleiterphysik bekannt, erhöht sich der Oberflächenwiderstand (R_{onA}) proportional zur Sperrspannung. Durch die oben genannten Eigenschaften von SiC verringert sich der R_{onA} bei hoher Spannung auf den Faktor 1/100 im Vergleich zu Si (**Bild 2**). Diese besonderen Eigenschaften machen SiC sehr interessant für Hochspannungsanwendungen, bei denen es besonders wichtig ist, die Durchlassverluste thermisch zu bewältigen.

Die physikalischen Eigenschaften von SiC weisen sowohl eine hohe Ladungsträgerbeweglichkeit als auch kürzere Schaltzeiten auf, was die Energieverluste bei den Schaltvorgängen signifikant verringert (**Bild 3**).

Die Anforderungen an die Leistungselektroniksysteme sind in den letzten Jahren stark gestiegen. Dabei spielen Platzbedarf, Gewicht und Wirkungsgrad eine erhebliche Rolle. Darüber hinaus sollen in der Produktentstehung die gesamten Systemkosten und der Aufwand gering bleiben und gleichzeitig Produktqualität und Betriebssicherheit gewährleistet werden. Das Halbleitermaterial SiC hat mit seinen physikalischen Eigenschaften großes Potenzial, die Anforderung solcher Markttrends zu erfüllen. Die thermische Auslegung spielt bei den Leistungselektroniksystemen eine entscheidende Rolle, um eine hohe Leistungsdichte und somit kompakte Systeme auslegen zu können. SiC ist als Halbleitermaterial für diese Anwendungen hervorragend geeignet, da seine thermische Leitfähigkeit um fast das Dreifache höher ist als bei Si-Halbleitern. Darüber hinaus eignet sich SiC für höhere Betriebstemperaturen im Vergleich zu Si-Halbleitern.

Herstellungsprozess eines SiC-Bauteils

In Teil 1 dieser Artikelserie wurden die SiC-Substrat-Wafer näher beschrieben. Diese Substrat-Wafer sind prinzipiell das Basismaterial, welches für den weiteren Herstellprozess von SiC-Bauteilen verwendet wird. Durch die Anordnung der speziellen Strukturen in Epitaxie-Schichten und die Dotierungsprozesse entsteht am Ende ein SiC-Bauteil, welches je nach Struktur eine SiC-Diode, ein SiC-MOSFET oder sogar ein SiC-IGBT sein kann.

Für die Fertigung von SiC-Bauteilen ist ein sehr präziser Prozess des Epitaxie-Wachstums essenziell, um aktive Schichten (Drift Layers) mit den gewünschten Dicken bei einer optimalen Dotierungsdichte zu produzieren. Durch Prozessoptimierung und die Reinigung von Quellenmaterialien kann die Reinheit nominell undotierter SiC-Epitaxie-Schichten auf ein sehr hohes Niveau erhöht werden.

Eine der Herausforderungen beim Herstellen des SiC-Bauteils ist, dass das Ausglühen der Epitaxie (N-Typ oder P-Typ-Dotierstoff) eine sehr hohe Temperatur von über 1500 °C erfordert. Dies geht auf die Stabilität des Materials zurück. Eine weitere Herausforderung ist die Gate-Oxidation. In SiC-MOSFETs ist die Kanalmobilität sehr gering im Vergleich zu Si aufgrund der verbleibenden Kohlenstoff-Cluster in der MOSFET-Schnittstelle ($SiC + O_2 \Rightarrow SiO_2 + CO_2 + CO + C$). Dies führt zu höheren Kanalwiderständen selbst bei hoher Gate-Spannung, z.B. $U_{gs} = 20$ V. Als Ergebnis ist der Oberflächenwiderstand R_{onA} kommerziell verfügbarer MOSFETs höher als die zu erwartenden Idealwerte. Außerdem sind manchmal instabile Werte von U_{th} (Schwellenspannung) oder eine schlechte Q_{bd} (Ladung zum Durchbruch) die Folge. Durch eine proprietäre Gate-Oxidationstechnik hat Rohm es geschafft, eigene SiC-MOSFET-Produkte mit stabilen U_{th}-Werten und

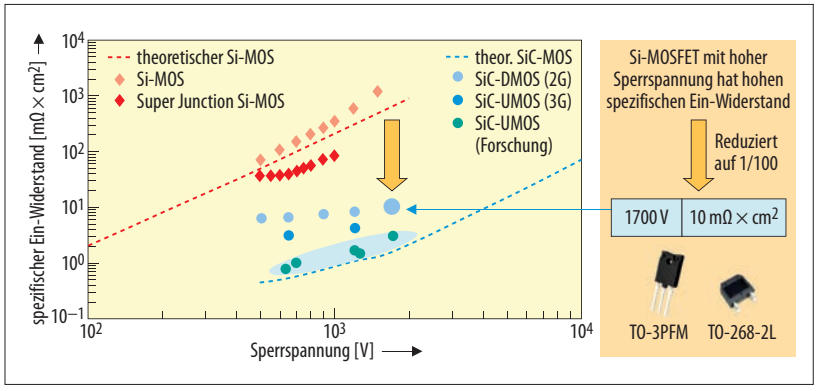


Bild 2. Oberflächenwiderstand (R_{onA}) versus Sperrspannung.

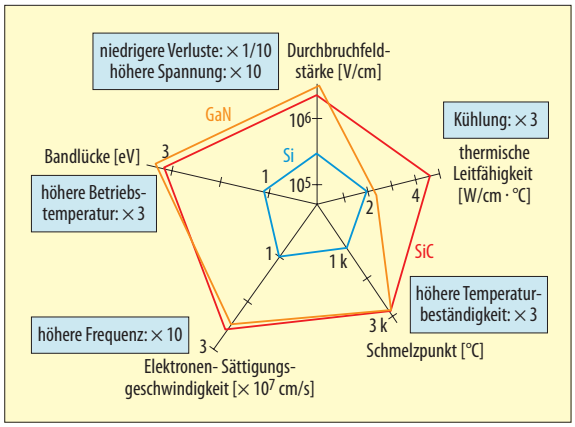


Bild 3. Viele physikalische Eigenschaften machen SiC attraktiv für Leistungselektronikanwendungen.

hoher Q_{bd} – äquivalent zu Si-MOSFETs – auf dem Markt zu etablieren.

Nach Abschluss des Device-Herstellprozesses spricht man an dieser Stelle von einem SiC-Wafer (**Bild 4**). Die Wafer werden in Würfel geschnitten bzw. zerteilt. Die entsprechenden Bauteile werden dann entnommen, um diese anschließend in den finalen Produkten bzw. Packages zu verarbeiten. Da SiC ein sehr hartes Material ist, sind im Zerteilungsprozess Sonderbedingungen und eine angemessene Schnittgeschwindigkeit erforderlich.

SiC-Dioden versus Si-Dioden

Im Vergleich zu den Si-Dioden sind die SiC-Schottky-Barrier-Dioden (SiC-SBD) sehr viel attraktivere Bauteile für Leistungselektronikanwendungen, vor allem ab einer Spannung von 600 V. Diese sind nämlich aufgrund der niedrigeren Schaltverluste und des Wegfalls der sogenannten Rückstromspitze beim Ausschalten der Diode wesentlich effizienter (**Bild 5**). Demzufolge werden die Störaussendungen entsprechend reduziert. Dies verbessert das EMI-Verhalten des gesamten Systems.

Die SiC-SBDs zeichnen sich durch erheblich niedrigere Sperrverzögerungsströme und kürzere Sperrverzögerungszeiten aus, was die damit verbundenen Energieverluste stark reduziert. Jedoch weisen SiC-Schottky-Dioden im Vergleich zu Silizium-PN-Dioden einen höheren Durchlassspannungsabfall auf. Der Grund dafür ist, dass die SiC-Schottky-Dioden hohe Barrierehöhen benötigen, um die Leckströme zu reduzieren. Deshalb ist die Reduzierung der elektrischen Felder an der Schottky-Schnittstelle entscheidend für die Struktur von SiC-Schottky-Dioden.

Rohm hat mit seiner zweiten Generation von SiC-SBDs technologische Fortschritte auf den Markt gebracht. **Bild 6** zeigt den schematischen Querschnitt einer SiC-Schottky-Barrier-Diode. Rohm-Dioden zeichnen sich nach Unternehmensangaben durch die weltweit niedrigste Vorwärtsspannung aus (**Bild 7**). Gleichzeitig werden durch die präzisen Fertigungsprozesse die Leckströme der Dioden niedrig gehalten.

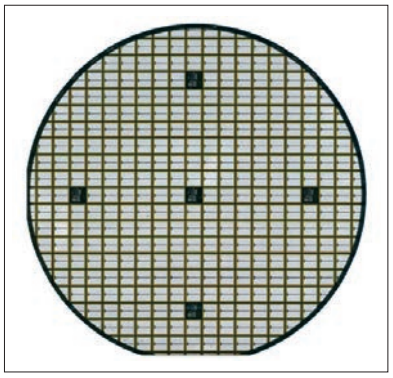


Bild 4. SiC-Wafer von Rohm.

Das Angebot von Rohm bei der zweiten Generation der SiC-SBDs umfasst derzeit Produkte für 650 V von 5 bis 100 A sowie für 1200 und 1700 V mit Stromtragfähigkeiten bis 50 A.

SiC-Dioden der dritten Generation

Was war nun die Motivation für die Entwicklung der dritten SiC-Dioden-Generation?

Mittlerweile sind SiC-SBDs für Anwendungen wie Schaltnetzteile als die bessere Alternative zu Si-basierten schnellen Recovery-Dioden (Si-FRDs) in Leistungsfaktorkorrekturschaltungen (PFC-Schaltungen) bekannt.

Bei dieser Anwendung tritt im Anschaltmoment ein großer Stoßstrom auf, da der Zwischenkreis-Kondensator vor dem Einschalten nicht aufgeladen ist. Die zweite Generation der Rohm-SiC-SBDs verfügt über einen niedrigeren Wert der Stoßstromfähigkeit (IFSM) im Vergleich zu Si-basierten schnellen Recovery-Dioden. Deshalb wird empfohlen, Bypass-Dioden für Schaltnetzteil-Applikationen zu verwenden. Nachteil der Bypass-Dioden sind der erforderliche Platzbedarf sowie die hohen Kosten. Aus diesem Grund hat Rohm die dritte Generation von SiC-SBDs marktgerecht entwickelt (**Bild 8**). Erste Produkte sind bereits erhältlich.

Vorgabe bei der Entwicklung der dritten Generation war, die besonders niedrige Vorwärtsspannung, durch die

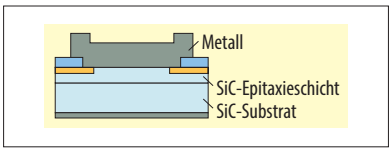


Bild 6. Zellstruktur einer SiC-Schottky-Barrier-Diode der zweiten Generation von Rohm.

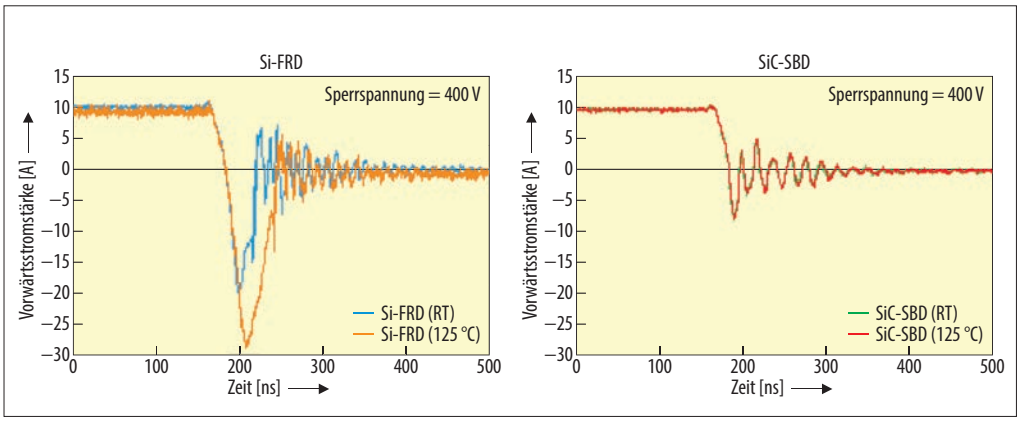


Bild 5. SiC-Schottky-Barrier-Dioden (rechts) weisen besseres Schaltverhalten als Standard-Si-FRDs (Fast-Recovery-Dioden) auf.

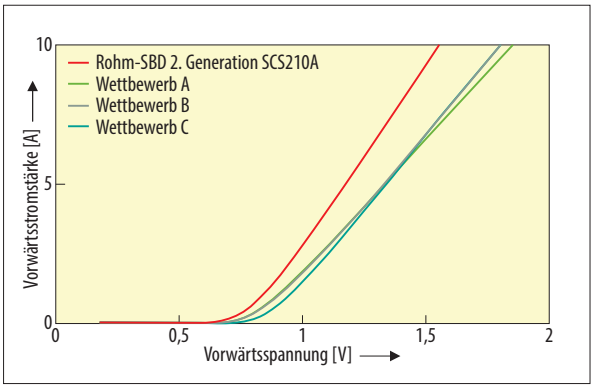


Bild 7. Vorwärtsspannung der SiC-SBD bei einer Sperrschichttemperatur von 125 °C.

sich die zweite Generation im Wettbewerb auszeichnet, beizubehalten.

Mit der Entwicklung der Junction-Barrier-Schottky-Struktur, kurz JBS, hat Rohm alle Vorteile von SiC-Dioden in einem Bauteil vereint. Bei diesem Ansatz wurden unter der Schottky-Barriere in optimierten Abständen P+- und P–-Senken eingebettet, um die Robustheit der Diode zu erhöhen.

Bei der PN-Struktur innerhalb der Diode und durch die Injektion von Minoritätsladungsträgern, nimmt der Widerstand der Epitaxie-Schicht mit der Temperatur ab. Im Gegenzug erhöht sich der Widerstand der Epitaxie-Schicht bei Erhöhung der Sperrschicht-Temperatur der SBD-Struktur (**Bild 9**).

SiC-MOS-Strukturen

Planarstruktur der zweiten Generation

Eine der bekanntesten Strukturen in der Halbleiterindustrie ist die Planarstruktur. Diese Struktur eignet sich ebenfalls für SiC-MOS für Hochspannungsanwendungen. Auf dem Markt gibt es neben Rohm wenige Anbieter, die die Planarstruktur in ihren Produkten implementiert haben. Bekanntermaßen bildet sich bei den MOSFETs zwischen der P-Schicht und der N-Driftschicht intern eine parasitäre Diode, die als Body-Diode bezeichnet wird (**Bild 10**). Der On-Widerstand des Bauteils erhöht sich, wenn ein Strom durch die Body-Diode fließt. Deshalb ist ein stabiles Verhalten der Body-Diode entscheidend für die Zuverlässigkeit des SiC-MOSFET im Rahmen der Endanwendung. Leistungselektronik-Ingenieure erwarten beim Verhalten der Body-Diode, dass keine Degradierung auftritt, um die Zuverlässigkeit ihrer Systeme sicherzustellen.

Aber was beeinflusst die Degradierung der Body-Diode?

Der Herstellungsprozess des Planar-MOSFETs hat einen großen Einfluss auf die Stabilität der Body-Diode. Fehler wie Versetzung im SiC-Substrat oder beim Wachstum der SiC-Epitaxieschichten können dazu führen, dass sich der On-Widerstand der Body-Diode sowie des MOSFET verschlechtert (sogenanntes Degradieren). Rohm hat es – durch die Expertise bei den verschiedenen Herstellungsprozessen (vom Substrat über das Epitaxiewachstum zum Bauteil) geschafft, die Degradierung der Body-Diode zu verhindern.

Bild 11 und **Bild 12** zeigen Ergebnisse von Vergleichsmessungen zwischen Rohm-MOSFETs und Planar-SiC-MOSFETs anderer Anbieter. Hier wird zwischen zwei Planar-MOSFETs zweier Anbieter des Wettbewerbs und 22 Planar-MOSFETs von Rohm verglichen. Die Sperrspannung der evaluierten MOSFETs beträgt 1200 V. Der On-Widerstand beträgt typischerweise 0,09 Ω (entspricht 100 % in Bild 11); der Drain-Strom beträgt 8 A.

Nach 24 Stunden Dauerstrom wurde festgestellt, dass sich der On-Widerstand der Planar-MOSFETs aus dem Wettbewerb sowohl bei den MOSFETs als auch beim differenziellen Einschaltwiderstand der Body-Dioden drastisch erhöht. Im Gegenzug zeigen die Planar-SiC-MOSFETs von Rohm keine Degradierung über 1000 Stunden.

Trench-Struktur der dritten Generation

Die Trench-Struktur hat sich seit Jahrzehnten bei den Si-IGBTs bewährt. Diese Technologie erwies sich als vorteilhaft für viele Leistungselektronikanwendungen. Hierbei wird die Gate-Elektrode im Drift Layer eingebettet; deshalb nennt sich diese Technologie Trench-Gate-Technologie. Die Entwickler von Rohm haben die konventionelle Trench-Gate-Technologie für SiC-MOSFETs untersucht. Dabei stießen sie auf interessante Erkenntnisse.

Da die elektrische Feldstärke bei SiC höher ist als bei Si-IGBTs, würde die Verwendung der herkömmlichen Trench-Gate-Technologie zu folgendem Problem führen: Während des Sperrzustandes von SiC entsteht ein starkes elektrisches Feld in der Größenordnung von 2,66 MV/cm am Gate Trench. Durch eine übermäßige Belastung, die auf das

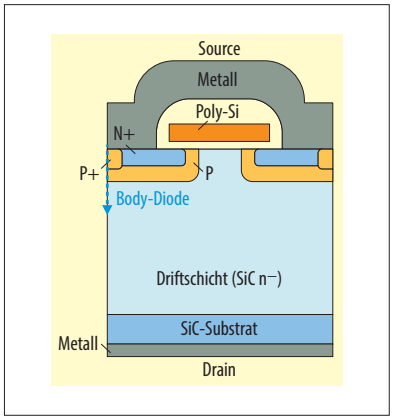


Bild 10. Planarstruktur beim SiC-MOSFET.

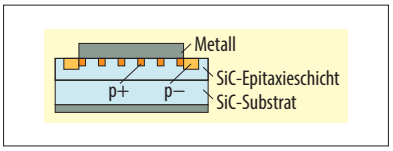


Bild 8. Zellstruktur der neuen Junction-Barrier-Schottky-SiC-Diode von Rohm.

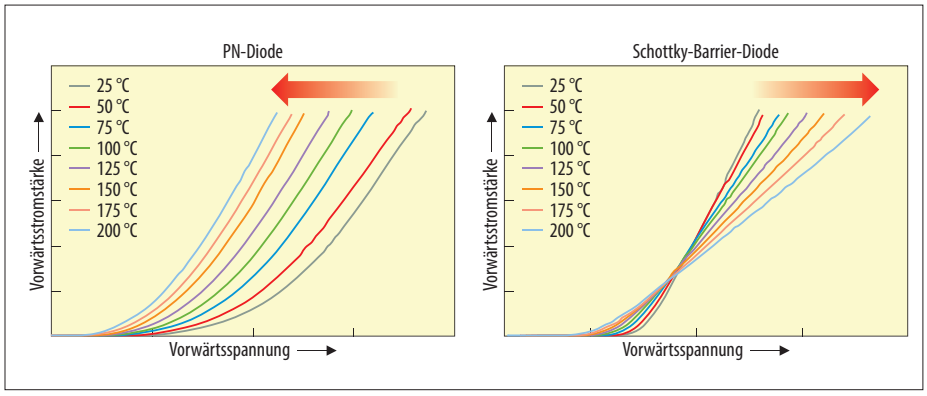


Bild 9. Die Vorteile von Schottky-Barrier-Diode und PN-Diode sind in der neuen JBS-Diode vereint.

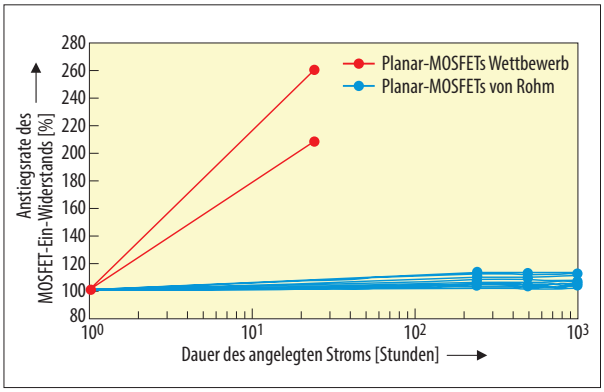


Bild 11. Die SiC-MOSFETs von Rohm zeigen keine Degradierung des On-Widerstands.

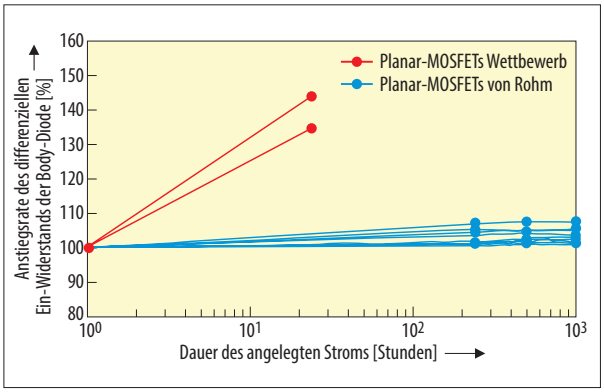


Bild 12. Die SiC-MOSFETs von Rohm zeigen keine Degradierung beim On-Widerstand der Body-Dioden.

Gate-Oxid ausgeübt wird, würden die Zuverlässigkeit und die Lebensdauer der Bauteile stark beeinträchtigt werden. Um diese starke elektrische Feldbelastung zu unterdrücken, wurde die Double-Trench-SiC-MOSFET-Struktur von Rohm entwickelt. Bei dieser Technologie sind die Source- und Gate-Elektroden im Drift Layer eingebettet, wobei die Source-Elektrode tiefer eingeschnitten ist als die Gate-Elektrode. Diese Konfiguration reduziert die effektive elektrische Feldbelastung auf das Gate-Oxid auf unter 1,66 MV/cm (**Bild 13**). Tiefere Source-Elektroden verhindern somit die Konzentration von elektrischen Feldern an den Tiefpunkten des Gate.

Weitere Vorteile der Double-Trench-Struktur sind, dass dabei der Durchlasswiderstand (R_{dson}) für die gleiche Chipgröße um 50 % reduziert wird, was zur wesentlichen Verringerung der Leitungsverluste beiträgt (**Bild 14**).

Außerdem wird die Eingangskapazität um 35 % verringert. Dies bedeutet niedrigere Schaltverluste und insgesamt eine beträchtliche Reduzierung der totalen Energieverluste.

Diese Struktur ist ein wichtiger Schritt auf dem Weg zu noch effizienteren Modulen mit höherer Leistungsdichte. Des Weiteren führt die reduzierte elektrische Feldbelastung zu einer höheren Zuverlässigkeit des Gate-Oxids.

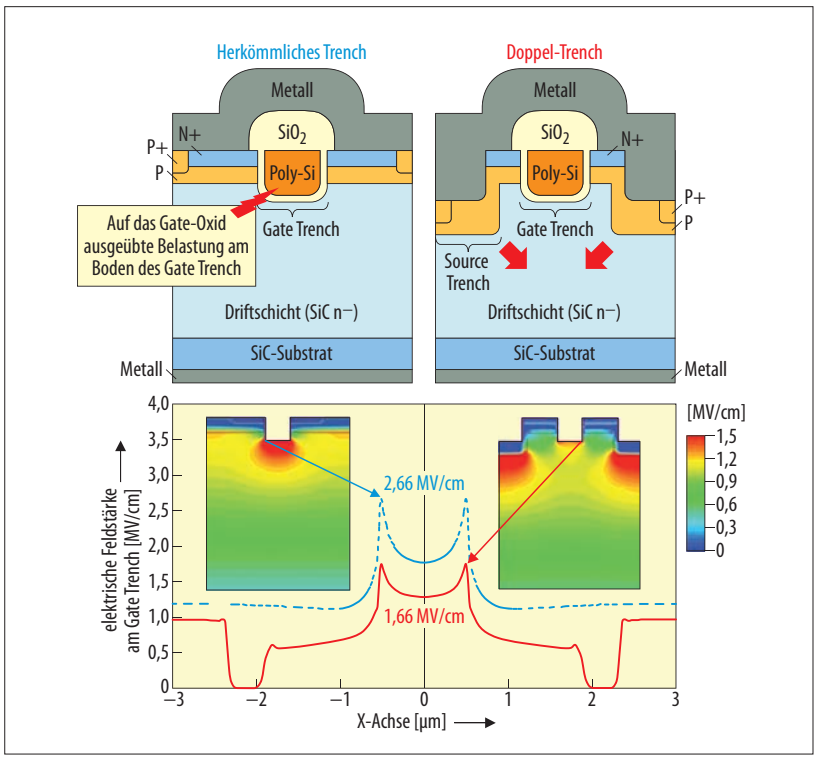


Bild 13. Vergleich der elektrischen Felder zwischen Single-Trench- und Double-Trench-Struktur.

Rohm startet die Massenproduktion der dritten SiC-MOS-Generation bei diskreten Bauteilen sowie bei Voll-SiC-Modulen mit seiner selbst entwickelten Double-Trench-Technologie, die die bestehende MOSFET-Produktfamilie erweitert und einen Beitrag zur Weiterentwicklung der hocheffizienten und zuverlässigen Leistungselektronik leistet.

Sicherstellen der Qualität von SiC-Bauteilen

SiC ist ein vielversprechendes Halbleitermaterial mit großer Bandlücke (Wide Bandgap) für Industrie- sowie für Automobil-Anwendungen. Selbstverständlich spielt der Reifegrad der Technologie sowie die Qualität der Produkte eine entscheidende Rolle, um die Massenmärkte davon zu überzeugen, dass SiC die Zuverlässigkeits- sowie Lebensdaueranforderungen ihrer Systeme erfüllt. Vielen ist aber noch unklar, wie ein Halbleiterhersteller wie Rohm die Qualität im Fertigungsprozess von SiC sicherstellen kann. Sowohl durch die jahrelange Expertise mit der Entwicklung und Produktion von Si und SiC als auch durch die hohe Investition in ihre Fertigungsstätten gelingt es Rohm jedoch, die Zuverlässigkeitsanforderungen nicht nur zu erfüllen, sondern zu übertreffen.

Defekte bei der SiC-Wafer-Herstellung

Wie im ersten Teil dieser Artikelserie sowie von vielen Forschungsinstituten und Universitäten bereits berichtet wurde, kann ein SiC-Kristall mögliche Kristalldefekte enthalten wie z.B.

➜ Mikroröhren (Micro Pipes)

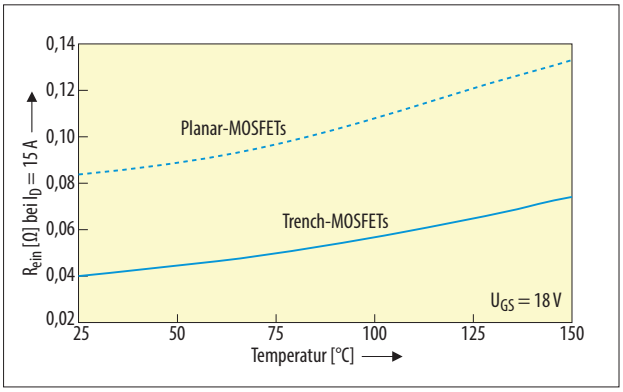


Bild 14. Trench-SiC-MOS zeigt eine 50-prozentige Reduzierung des R_{dson}.

- Gewindeversetzung (Threading Screw Dislocation, TSD)
- Randversetzung (Threading Edge Dislocation, TED)
- Basalebenenversetzungen (Versetzungen in den Ebenen senkrecht zur kristallografischen Kristallhauptachse)

Die meisten Defekte im Substrat führen dazu, dass die Schichten während der Epitaxie-Wachstumsphase beschädigt werden.

Auf der anderen Seite gibt es auch mögliche Defekte, die während der Wachstumsphase von Epitaxie entstehen. Als Beispiel sind Punktdefekte zu nennen, die während der Prozessverarbeitung entstehen. Sie werden während der Ionenimplantation und Trockenätzung erzeugt. Diese Punktfehler entstehen in der Regel unabhängig von der Substratqualität.

Alle Arten von makroskopischen Defekten, die während des Epitaxie-Wachstums entstehen, verursachen eine beträchtliche Zunahme des Leckstroms und eine Verringerung der Sperrspannung. Diese beeinflussen folglich die Zuverlässigkeit des SiC-Bauteils.

Aus den oben genannten Gründen ist es essenziell, die physikalischen Eigenschaften der verwendeten Materialien zu verstehen, um die möglichen auftretenden Defekte während des Herstellprozesses nachzuvollziehen. Dadurch lässt sich der Herstellprozess ständig optimieren.

Darüber hinaus führt Rohm verschiedene Testmaßnahmen während des Herstellprozesses durch, um die defekten Teile auszumustern und die Kontrolle über jeden Herstellungsschritt sicherzustellen. Hiermit gelingt es Rohm, nachhaltige Produkte für die Massenmärkte zu gewährleisten.

Testmaßnahmen in der Produktion

Für die Qualitätskontrolle bei Rohm werden an 100 % der Produktion optische Inspektionen sowie elektrische Prüfungen durchgeführt. Darüber hinaus finden für SiC spezielle Inspektionen im Fertigungsprozess der Bauelemente statt (**Bild 15**).

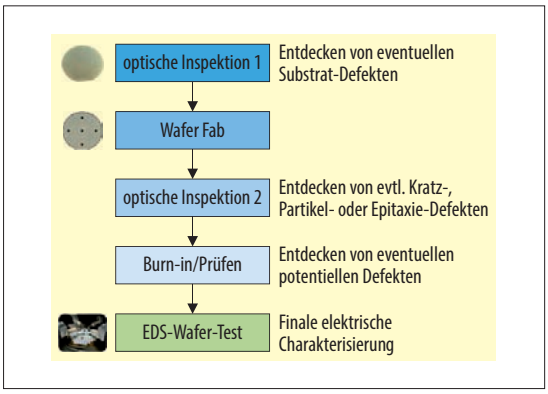


Bild 15. Qualitätskontrolle während des Herstellprozesses von SiC bei Rohm.

SiC-Bauteile, die sichtbare Defekte aufweisen, fallen grundsätzlich bei den elektrischen Prüfungen durch (Gate/Source kurzgeschlossen oder Drain/Source kurzgeschlossen). Trotzdem führt Rohm vor dem Beginn der Bauteileherstellung eine optische Inspektion durch, um Substrat-Defekte auszumustern.

Neben den sichtbaren Defekten können andere unsichtbare Defekte wie z.B. kleine Kristalldefekte im Substrat vorhanden sein. Diese unsichtbaren Defekte sind vergleichsweise problematischer. Bauteile mit unsichtbaren Defekten können für eine gewisse, aber unbestimmte Zeit gut funktionieren. Allerdings könnten sie in der Endanwendung ausfallen, was die Zuverlässigkeit des Systems beschränkt. Um dies zu vermeiden, nutzt Rohm seine besonderen Screening-Technologien, um unsichtbare Defekte vor der Lieferung an Kunden frühzeitig zu entdecken. Am Ende des Fertigungsprozesses erfolgt eine elektrische Charakterisierung, um die technischen Daten der Bauteile zu überprüfen.

All diese Schritte werden für jedes Bauteil im Zuge der Rückverfolgbarkeit dokumentiert. *ih*

Aly Mashaly
absolvierte sein Elektrotechnik-Studium an der Universität in Kairo, danach folgte ein Masterstudium an der Leibniz-Universität Hannover. Seine Berufslaufbahn begann er als Entwicklungsingenieur Leistungselektronik bei der Liebherr Elektronik GmbH. Anschließend übernahm er die Leitung des eMobility-Bereichs bei der KEB GmbH. Seit Juli 2015 ist er bei der Rohm Semiconductor GmbH tätig und verantwortet dort die Power-Systems-Abteilung für den europäischen Markt.

Mineo Miura
absolvierte das Master-Studium an der Universität in Kyoto, Japan, über SiC-Halbleiter. Im Jahr 2002 startete er seine Berufsaktivitäten bei Rohm Semiconductor in der Vorentwicklungsabteilung im Bereich SiC-MOSFETs. 2009 wechselte er innerhalb von Rohm zur Serienentwicklungsabteilung und arbeitet dort als Senior-Ingenieur an der Entwicklung von SiC-Chips sowie SiC-Diskret-Produkten.

Die Leistungsdichte erhöhen und die Effizienz verbessern:

SiC-Halbleiterprodukte in der Anwendung

Welche Siliziumkarbid-Produkte gibt es derzeit am Markt und was muss bei der Auswahl des Package berücksichtigt werden? Im Fokus des dritten Teils unserer SiC-Serie steht das fertige Produkt und damit auch, in welchen Applikationen die Verwendung von SiC heute bereits sinnvoll ist.

Von Aly Mashaly

(alle Bilder: Rohm)

Bild 1. Rohm bietet den neuen 1700-V-SiC-MOSFET in zwei unterschiedlichen Packages an, und zwar im TO-3PFM und im TO268-2L.

Prinzipiell ist es möglich, SiC-Dioden sowie SiC-MOSFETs in allen möglichen Standard-Packages zu verarbeiten. Dies gilt sowohl für diskrete Bauteile als auch für Module. Bei diskreten Bauteilen unterscheidet man zwischen bedrahteten Bauteilen (engl. Through Hole Technology, THT) und SMD-Bauteilen (engl. Surface-Mount Device). Bei der Auslegung des Package ist es wichtig, die physikalischen Eigenschaften von SiC zu verstehen und zu berücksichtigen. Beispielsweise spielen die parasitären Induktivitäten innerhalb des Package beim SiC-Halbleiter eine wichtigere Rolle als beim Si-IGBT. Grund dafür ist, dass die Schaltgeschwindigkeiten von SiC- gegenüber Si-Halbleitern höher sind. Deshalb arbeitet Rohm intensiv daran, die parasitären Induktivitäten bei den diskreten Bauteilen sowie bei den Modulen zu verringern.

Rohm startete die Massenproduktion seiner ersten kommerziellen Siliziumkarbid-Produkte im Jahr 2010. Seitdem erweitert das Unternehmen seine Produktlinien in den verschiedenen Leistungsklassen ausgiebig, um die Anforderungen der industriellen sowie der Automotive-Anwendungen zu erfüllen.

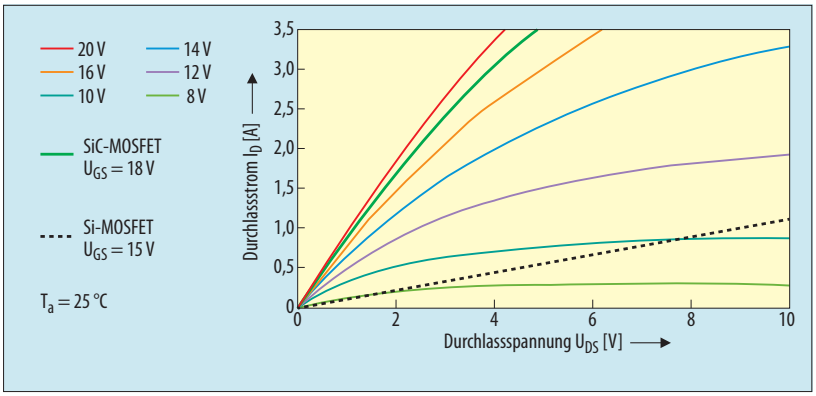


Bild 2. Vergleich des Durchlassverhaltens zwischen dem 1700-V-/1,15-Ω SiC-MOSFET von Rohm und einem 1500-V-/9-Ω-Si-MOSFET.

Das Produktangebot umfasst sowohl diskrete Bauteile (THT, SMD) als auch Module. Darüber hinaus bietet Rohm als Halbleiterhersteller seine Produkte auch als SiC-Wafer (Bare Dies) an und kooperiert mit namhaften Modulherstellern, um den weltweiten Markt von SiC zu erweitern.

Das Angebot von Rohm bei der zweiten Generation der SiC-SBDs (Schottky-Barrier-Dioden) umfasst derzeit Produkte für 650 V von 5 bis 100 A sowie für 1200 V und 1700 V mit Stromtragfähigkeiten bis 50 A. Bei Rohm läuft im Jahr 2016 die Massenproduktion der dritten Generation von SiC-SBDs für Spannungen von 650 V und Ströme bis 10 A an.

Bei SiC-MOSFETs ist das Produktangebot noch umfangreicher. Hier bietet der Hersteller zwei unterschiedliche Technologien an: die Planar-Technologie sowie die Double-Trench-Technologie. Die Planar-Technologie ist bereits in diskreten Bauteilen und Modulen in den Spannungsbereichen 650 V, 1200 V und 1700 V mit Stromtragfähigkeiten von bis zu 300 A verfügbar.

Rohm startet außerdem die Massenproduktion der dritten Generation seiner SiC-MOS sowohl bei diskreten Bauteilen als bei Voll-SiC-Modulen mit der selbst entwickelten Double-Trench-Technologie. Dadurch wird die bestehende MOSFET-Produktfamilie erweitert. Darüber hinaus stellt die dritte SiC-MOS-Generation eine Weiterentwicklung in der Leistungselektronik bezüglich Effizienz und Zuverlässigkeit dar.

1700-V-SiC-MOSFETs für Schaltnetzteile

Eines der wichtigsten Bestandteile eines jeden Leistungselektroniksystems ist die Baugruppe Schaltnetzteil. Denn ohne Schaltnetzteil ist es nicht möglich, die Funktionen des Hauptsystems zu realisieren. Dieses Subsystem Schaltnetzteil (engl. Power Supply Unit) ist die interne Spannungsversorgungeinheit für alle Elektronikbaugruppen in einem Leistungselektroniksystem. Damit können Mikrocontroller, Sensoren und die Treiberschaltung für die Hauptleistungshalbleiter mit den erforderlichen Spannungen versorgt werden. Die meistverbreitete Topologie für Schaltnetzteile in der Industrie ist der Sperrwandler (engl. Flyback Converter). Er dient zur Übertragung elektrischer Energie zwischen einer Eingangs- und einer Ausgangsseite galvanisch getrennter Gleichspannungen und eignet sich für Leistungen von bis zu mehreren hundert Watt. In der Praxis wird für den Hauptschalter bislang normalerweise ein Si-MOSFET eingesetzt. Die Schaltfrequenz liegt üblicherweise im Bereich von 16 kHz bis über 500 kHz. Durch die Verwendung höherer Schaltfrequenzen können die Spulen kleiner dimensioniert werden. Allerdings werden die Möglichkeiten wegen der hohen Verluste im Si-MOSFET und der Diode eingeschränkt. Der neue 1700-V-SiC-MOSFET von Rohm ist mit seinem effizienten Schaltverhalten für solche Sperrwandler-Anwendungen sehr gut geeignet. Dieser 1700-V-SiC-MOSFET ist in zwei unterschiedlichen Packages erhältlich, nämlich im TO-3PFM und im TO268-2L (**Bild 1**).

Wegen seiner hohen elektrischen Feldstärke hält der SiC-MOSFET den On-Widerstand bezogen auf die Chipfläche auch bei hoher Durchbruchspannung niedrig. **Bild 2** vergleicht den On-Widerstand zwischen dem neu entwickelten 1700-V-SiC-MOSFET von Rohm und dem bestverfügbaren Si-MOSFET im Markt, der üblicherweise in Schaltnetzteilen verwendet wird. Der On-Widerstand R_{DSon} des 1700-V-SiC-MOSFETs ist viel kleiner als der vom 1500-V-Si-MOSFET. Ein Wert von 0,75 Ω bzw. 1,15 Ω konnte für den SiC-MOSFET realisiert werden. Im Gegenzug beträgt der Wert 9 Ω beim Si-MOSFET, obwohl die Chipfläche vom SiC-MOSFET 17-mal kleiner ist als die des Si-MOSFET.

Die Verwendung des neuen 1700-V-SiC-MOS in einem TO268-2L-Package – erhältlich ist dieses Produkt unter der Bezeichnung SCT2H12NY – führt zu einem deutlich besseren R_{DSon} sowie höherer Strombelastbarkeit im Vergleich zum Si-MOSFET, wenn dieselbe Package-Bauform genutzt wird. Wegen der sehr niedrigen parasitären Kapazitäten (C_{iss} und C_{oss}) des SiC-MOSFET kann eine Schaltfrequenz von über 100 kHz ohne thermische Probleme verwendet werden. Diese führt wiederum zu einer Miniaturisierung der Wickelgüte sowie der Bauform der Leiterplatten. Durch den Einsatz eines TO268-2L-SMD-Package ist nun eine automatisierte Montage der Leiterplatte über eine SMD-Linie möglich. Dadurch kann eine signifikante Reduzierung der Produktionskosten und letztlich der Gesamtkosten erreicht werden. Um ein möglichst gutes Schaltverhalten des SiC-MOSFET in der Sperrwandler-Topologie zu erreichen, hat Rohm mit dem BD768xFJ-LB einen speziellen Treiber mit dediziertem Controller in einem SOP-J8S-Package entwickelt.

Bei einer Industrieanwendung mit einem dreiphasigen 400-V-Drehstromnetz werden in der Regel für den Hauptschalter zwei Si-MOSFETs eingesetzt. Diese werden in der Regel in Reihe geschaltet, um genug Spannungsreserven für den Hauptschalter im Sperrzustand zu gewährleisten. Mit dem soeben beschriebenen 1700-V-SiC-MOSFET lassen

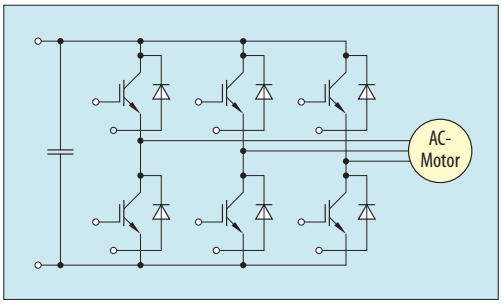


Bild 3. Standard-Topologie für Antriebswechselrichter.

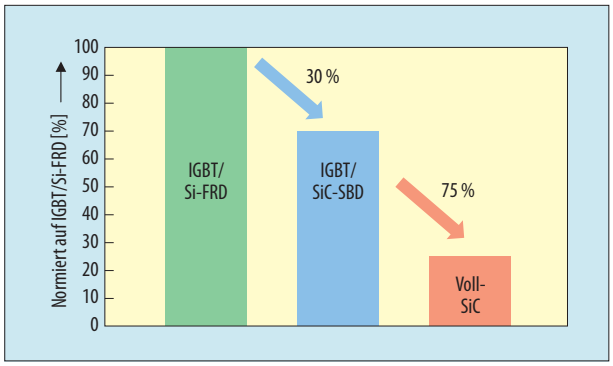


Bild 4. Vergleich zwischen einem Si-IGBT, einer Si-/SiC-Hybridkonfiguration und einem Voll-SiC-Modul von Rohm.

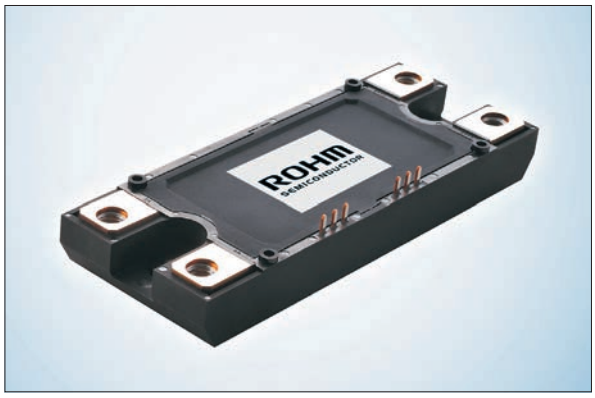


Bild 5. Voll-SiC-Modul basierend auf Rohms Trench-Technologie.

sich die zwei Si-MOSFETs durch nur einen einzelnen SiC-MOSFET ersetzen.

Hohe Effizienz in der Antriebstechnik

Die Vorteile von SiC werden unter anderem in industriellen Anwendungen wie Antriebswechselrichtern sichtbar, bei denen Sinusfilter am Ausgang des Wechselrichters benötigt werden. Eine Beispielanwendung sind Motorantriebswechselrichter im zweistelligen Kilowatt-Leistungsbereich. Hier wird ein Kabel mit bis zu 100 Metern Länge zwischen dem Motor und dem Wechselrichter geführt. Bei dieser Anwendung wird häufig ein Sinusfilter am Ausgang des Wechselrichters eingesetzt.

Aufgrund der Nutzung einer solchen Art von Ausgangsfiltern können Kabel ohne Abschirmung geführt werden. Dadurch lassen sich die Kosten für die gesamte Anlage drastisch reduzieren. Ein weiterer Vorteil bei der Verwendung solcher Filter ist das starke Abnehmen der Hochfrequenzströme in den Motorwicklungen, das die Verlustleistung im Motor verringert. Dadurch weist der Motor ein besseres thermisches Verhalten auf. Darüber hinaus wird der Geräuschpegel des Motors stark verringert. Zusammenfassend stellt man fest, dass die Lebensdauer und die Zuverlässigkeit des gesamten Systems durch den Einsatz eines Sinusfilters verbessert werden. Bei Anlagen im hohen Leistungsbereich hat die Verwendung eines solchen Filters allerdings einen Nachteil, denn das Sinusfilter nimmt den größten Anteil des Bauvolumens ein. Deshalb wäre es interessant, das Bauvolumen des Filters und somit seine Kosten zu verringern. Dies ist grundsätzlich durchführbar, indem die Schaltfrequenz der verwendeten Halbleiter im Wechselrichter (**Bild 3**) erhöht wird.

Standardmäßig wird für Anwendungen im hohen Leistungsbereich die Si-IGBT-Technologie verwendet und eine Schaltfrequenz im Bereich von 10 kHz gewählt. Der Einsatz von IGBTs ist in Anwendungen mit höheren Schaltfrequenzen wegen der hohen Verlustleistung und der damit verbundenen thermischen Belastung nicht möglich.

SiC öffnet mit seinen physikalischen Eigenschaften neue Türen für solche anspruchsvollen Anwendungen. Mit SiC ist es möglich, hohe Schaltfrequenzen zu verwenden, ohne dabei eine große thermische Belastung im Wechselrichter zu verursachen.

Die Verwendung einer hohen Schaltfrequenz bringt zwei Vorteile mit sich. Erstens kann das Ausgangsfilter kleiner dimensioniert werden und zweitens verbessert sich das Resonanzverhalten des gesamten Systems.

Bild 4 zeigt einen Vergleich der Schaltverlustleistung zwischen einer

Das Produktportfolio von Rohm

Rohm Semiconductor ist ein Anbieter von Systemen, LSIs, diskreten Bauelementen und Modulen. Der Konzernumsatz betrug im Jahr 2015 3 Mrd. US-Dollar und wurde mit 20.843 Mitarbeitern erwirtschaftet. Zum Portfolio des Unternehmens gehören AEC-Q-zertifizierte Produkte für die Automobilindustrie, Standard-Produkte wie Transistoren, Dioden, EEPROMs, Operationsverstärker und LDOs sowie ASIC- und ASSP-Produkte inklusive LED-Treibern, Motor-Treibern und Gate-Treibern für Engine Control Units (ECUs). Darüber hinaus legt Rohm einen Schwerpunkt auf aktuelle Leistungshalbleiter-Technologien. Mit seiner neuesten Leistungshalbleiter-Generation will das Unternehmen durch Optimierungen bei Effizienz, Wärmeerzeugung und Kompaktheit überzeugen – natürlich auch bei SiC-MOSFETs und kompletten SiC-Modulen.

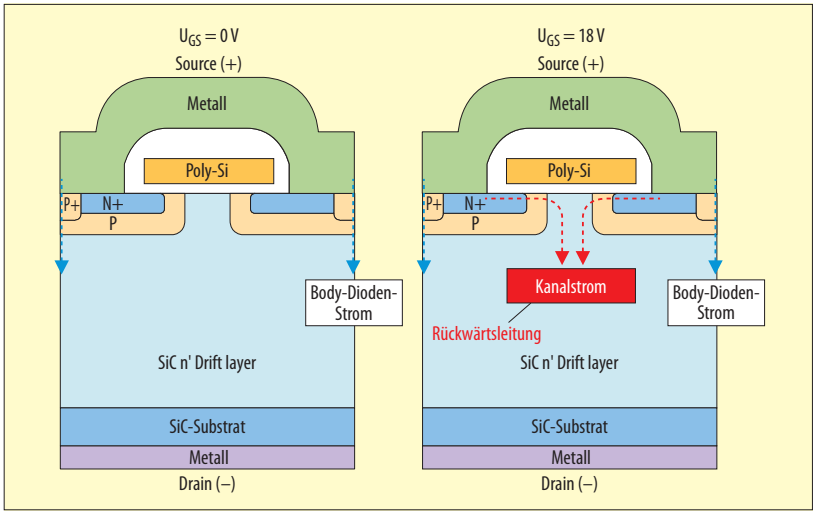


Bild 6. Rückwärtsleitung (Reverse Conduction) von SiC.

Si-IGBT-Technologie und der SiC-Technologie von Rohm in einer Standard-Wechselrichtertopologie (wie in Bild 3 dargestellt). Die Vergleichsparameter sind wie folgt definiert worden: Zwischenkreisspannung U_{DC} = 600 V, Motorphasenstrom I_{motor} = 200 A und Schaltfrequenz f_{sw} = 10 kHz.

Bei der Darstellung der Daten in Bild 4 wurde die Verlustleistung auf ein Si-IGBT mit Si-FRD normiert (linker Balken bei 100 %). Bei der Verwendung einer Hybridkonfiguration, das heißt eines Si-IGBT mit SiC-SBD als antiparalleler Freilauf-Diode, verringern sich die Schaltverluste um 30 % (mittlerer Balken). Wird ein Voll-SiC-Modul von Rohm (also ein SiC-MOSFET und eine SiC-SBD) bei dieser Topologie eingesetzt, ist eine signifikante Reduzierung der Schaltverluste möglich (rechter Balken).

Bild 5 zeigt das weltweit erste Voll-SiC-Modul mit der neu entwickelten Trench-Technologie von Rohm. Das Modul weist eine Sperrspannung von 1200 V und einen Drain-Strom von 180 A auf.

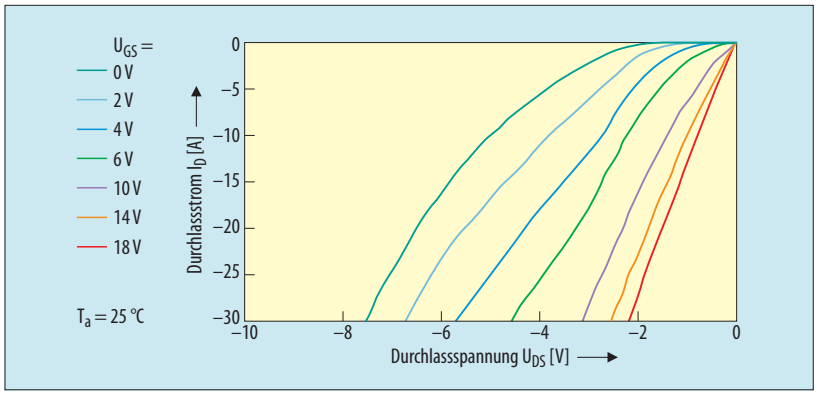


Bild 7. Der Spannungsabfall verringert sich, wenn der MOSFET-Kanal wieder eingeschaltet ist.

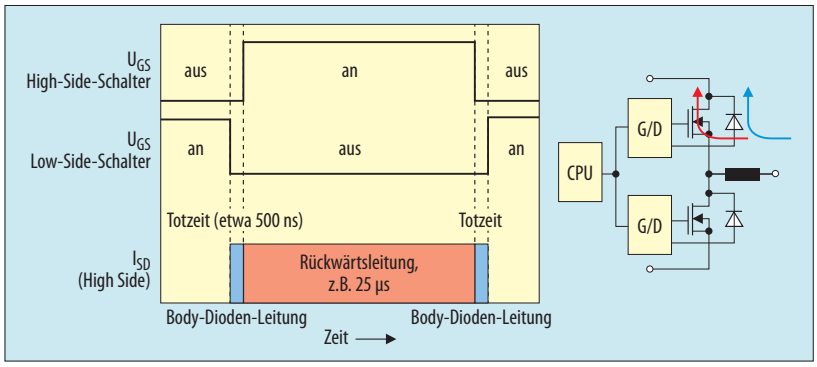


Bild 8. Anwendung der Rückwärtsleitung von SiC in Halbbrückentopologie.

Rückwärtsleitung von SiC

Wie im zweiten Teil dieser Artikelserie beschrieben wurde, befindet sich innerhalb der Zellstruktur eines jeden SiC-MOSFET eine parasitäre Inverse-PN-Diode (Body-Diode). In Leistungselektroniksystemen in einem Kommutierungskreis, in dem Induktivitäten in Reihe geschaltet sind, fließt der Strom innerhalb dieser Body-Diode, wenn der SiC-MOSFET ausgeschaltet ist. Wie bei jeder PN-Diode fällt eine Vorwärtsspannung an der Body-Diode ab, wenn der Strom durch die Diode fließt. Eine der physikalischen Eigenschaften von SiC-MOSETs ist das Vorhandensein einer großen Bandlücke (engl. Wide Band Gap). Diese führt dazu, dass der Spannungsabfall an der Body-Diode hoch ist. Der Leistungselektronik-Entwickler sollte während der Entwicklungsphase seines Systems herausfinden, wie oft die Body-Diode während des Umschaltens zum Einsatz kommt. Der hohe Spannungsabfall verursacht hohe thermische Verluste, wenn der Anteil des Stroms, der durch die Body-Diode fließt, groß ist. Darüber hinaus spielt die Schaltzeit eine wichtige Rolle bei der thermischen Auslegung.

Eine der Möglichkeiten, um den hohen Spannungsabfall zu vermeiden, ist die Verwendung einer speziellen physikalischen Eigenschaft von SiC-MOSFETs, nämlich der Rückwärtsleitung (engl. Reverse Conduction), siehe **Bild 6**. Die Rückwärtsleitung eines SiC funktioniert folgendermaßen:

Der SiC-MOSFET ist zum Rückwärtsbetrieb fähig, das heißt der SiC-MOSFET-Kanal kann wieder eingeschaltet werden, obwohl sich der MOSFET im Rückwärtszustand befindet. Der Rückwärtsstrom fließt dann durch den SiC-MOSFET-Kanal und nicht über die Body-Diode. Wie in **Bild 7** zu sehen ist, verringert sich der Spannungsabfall zwischen Drain und Source, wenn die Gate-Spannung höher wird. Beste Ergebnisse erreicht man, wenn die Gatespannung U_{GS} bei 18 V liegt.

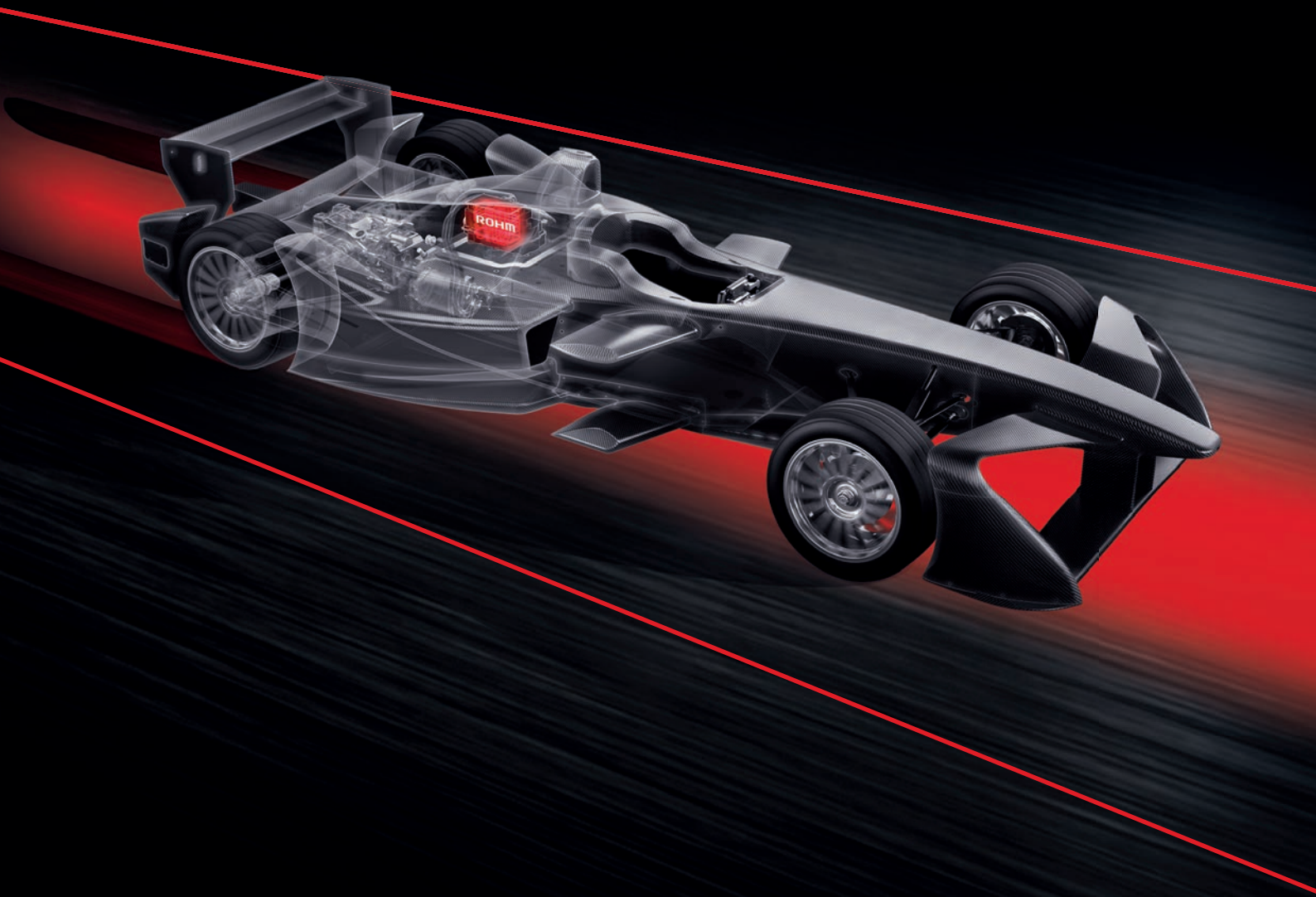
Aber wie lässt sich die Rückwärtsleitung in Applikationen mit Halbbrückenkonfiguration verwenden bzw. einstellen?

Die Halbbrückenkonfiguration ist weit verbreitet in Systemen wie Wechselrichtern oder DC/DC-Wandlern. Sie besteht aus zwei Schaltern bzw. SiC-MOSFETs (High-Side-Schalter und Low-Side-Schalter). In solchen Halbbrückenschaltungen werden die Ansteuersignale von den Mikrocontrollern komplementär generiert und von den Gate-Treibern an die MOSFETs angepasst und weitergegeben, um die Funktion des Systems sicherzustellen. Eine Totzeit beim Umschalten beider Schalter muss vorgesehen werden, um einen Kurzschluss im Zwischenkreis zu vermeiden. Während der Totzeit wird der Strom über die Body-Diode fließen. Nach Ablauf der Totzeit besteht die Möglichkeit, den ausgeschalteten MOSFET wieder einzuschalten, obwohl er sich im Rückwärtszustand befindet. Wie in Bild 8 zu sehen ist, fließt der Strom über die Body-Diode nur innerhalb der Totzeit. Dann wird der MOSFET-Kanal wieder eingeschaltet, damit der Strom durch den MOSFET-Kanal fließen kann. Dieser Prozess nennt sich Rückwärtsleitung und lässt sich über die Software im Mikrocontroller realisieren. *ih*

Aly Mashaly
absolvierte sein Elektrotechnik-Studium an der Universität in Kairo, danach folgte ein Masterstudium an der Leibniz-Universität Hannover. Seine Berufslaufbahn begann er als Entwicklungsingenieur Leistungselektronik bei der Liebherr Elektronik GmbH. Anschließend übernahm er die Leitung des eMobility-Bereichs bei der KEB GmbH. Seit Juli 2015 ist er bei der Rohm Semiconductor GmbH tätig und verantwortet dort die Power-Systems-Abteilung für den europäischen Markt.

SMALLER
STRONGER
FASTER

ROHM
SEMICONDUCTOR



OFFICIAL TECHNOLOGY PARTNER
VENTURI
FORMULA-E TEAM

Sign Up
ROHM E-Newsletter

www.rohm.com/eu