

SYSTEME, KOMPONENTEN UND TECHNOLOGIEN FÜR HYBRID- UND ELEKTROFAHRZEUGE

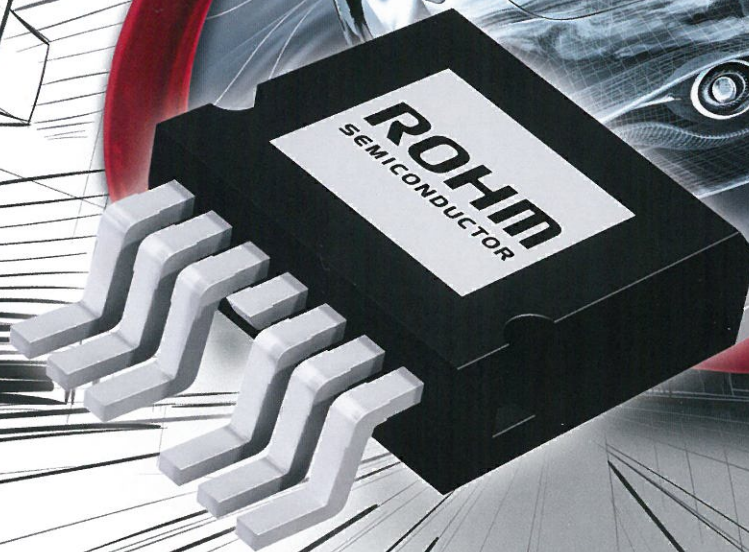
01 | 2019

ANTRIEBSKONZEPTE

Radnabenmotoren in
Nutzfahrzeugen: Die
Suche nach Effizienz

BATTERIEN + LADEN

Thermisches Durchgehen
bei Batterien für EVs:
Sicherheits-Regularien



MOSFETS: POTENZIAL VON SIC VOLL AUSSCHÖPFEN



Hüthig

erfolgsmedien für experten

Potenzial von SiC voll ausschöpfen

SMD-MOSFETs mit Kelvin-Source-Pin

SiC-MOSFETs erreichen hohe Schaltgeschwindigkeiten und reduzieren die Verluste leistungselektronischer Wandler deutlich. Das volle Potenzial dieser Bauelemente lässt sich jedoch in traditionellen Gehäusen meist nicht voll ausschöpfen. Der Beitrag beschreibt diese Limitierungen, zeigt welche Vorteile die Nutzung geeigneter Gehäuse bringt und erläutert dies an einem Beispiel aus der Praxis.

Autoren: Christian Felgemacher, Felipe Filsecker, Farhan Beg, Aly Mashaly, Seiya Kitagawa

KEYWORDS

SiC / MOSFET / Kelvin-Source-Anschluss / SMD-Gehäuse / Wandlerverluste / On-Board-Charger

Traditionelle Transistorgehäuse begrenzen oft die Schaltperformance von Siliziumkarbid-MOSFETs (SiC). Bild 1 zeigt eines der am häufigsten genutzten Gehäuse für Leistungstransistoren. Jedes der Beinchen des Bauteils besitzt eine parasitäre Induktivität, die in der Darstellung einer vereinfachten Repräsentation einer typischen Schaltung zur Gate-Ansteuerung hinzugefügt wurde. Daraus lässt sich erkennen, dass die Induktivität der Drain- und Source-Pins zur Induktivität der Schleife beiträgt, in welcher der Laststrom geschaltet wird. Dies hat beim Abschalten des MOSFETs eine Überspannung zur Folge, weshalb eine Begrenzung der Ausschaltgeschwindigkeit notwendig ist. Somit wird sichergestellt, dass die maximal zulässige Drain-Source-Spannung nicht überschritten wird.

Die parasitären Induktivitäten des Gate- sowie des Source-Beinchen sind Teil der Schleife zwischen Gate-Treiber und MOSFET. Diese Induktivitäten reduzieren die maximal mögliche Stromänderungsgeschwindigkeit des Gate-Stroms und können, in Verbindung mit parasitären Kapazitäten (hier nicht dargestellt), zu Schwingungen im Gate-Kreis führen. Schließlich ist besonders beim Einschalten des MOSFETs die Induktivität L_S problematisch, da diese sowohl im Laststromkreis als auch im Gate-Stromkreis präsent ist. Durch den induktiven Spannungsabfall V_{LS} über die Induktivität L_S (während I_S ansteigt) wird die

effektive Gate-Spannung $V_{GS'}$ am SiC-MOSFET reduziert. Dadurch verringert sich die Einschaltgeschwindigkeit des MOSFET. Dieser Effekt ist in Bild 2 dargestellt.

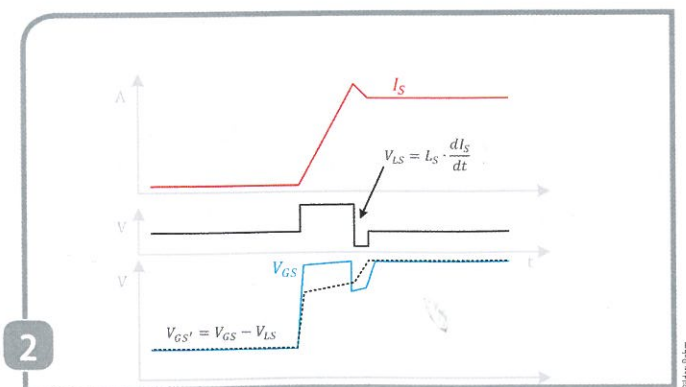
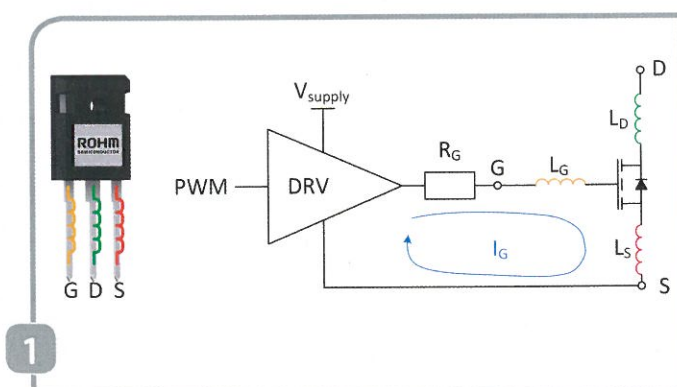
Ein Ansatz diese Situation zu verbessern ist es, dem TO-247-Gehäuse ein weiteres Beinchen als sogenannte Kelvin-Source hinzuzufügen. Dies verbessert das Schaltverhalten signifikant, da die Gate-Ansteuerung vom Laststromkreis entkoppelt wird. Dadurch bremst der induktive Spannungsabfall über der Source-Induktivität nicht länger den Einschaltvorgang und die Einschaltverluste fallen deutlich niedriger aus.

SCHALTVERHALTEN IM TO-263-7L-SMD-GEHÄUSE

Rohm Semiconductor plant, das Portfolio diskreter SiC-MOSFETs durch automotive-qualifizierte Bauteile im TO-263-7L-SMD-Gehäuse zu erweitern. Bild 3 zeigt den Vorteil der im TO-263-7L-Gehäuse möglichen Kelvin-Verbindung zum Source-Terminal des SiC-MOSFET. Es lässt sich erkennen, dass die eigentliche Source-Induktivität L_S des Laststrompfads nun nicht mehr Teil der Gate-Ansteuerung ist. Dadurch kann der SiC-MOSFET schneller eingeschaltet werden, was die Einschaltverluste reduziert.

Ein weiterer Vorteil des TO-263-7L-Gehäuses ist, dass es gegenüber dem TO-247 und seinen Varianten eine erheblich geringere Streuinduktivität aufweist. Erreicht wird dies dadurch, dass für die Drain-Verbindung eine große Fläche zur Verfügung steht und das Source-Terminal durch mehrere kurze und parallel geschaltete Beinchen realisiert wird.

Um die Vorteile des neuen Gehäuses für die Bauteil-Performance zu quantifizieren, wurde ein direkter Vergleich der Einschalt- und Ausschaltvorgänge des gleichen SiC-MOSFETs in



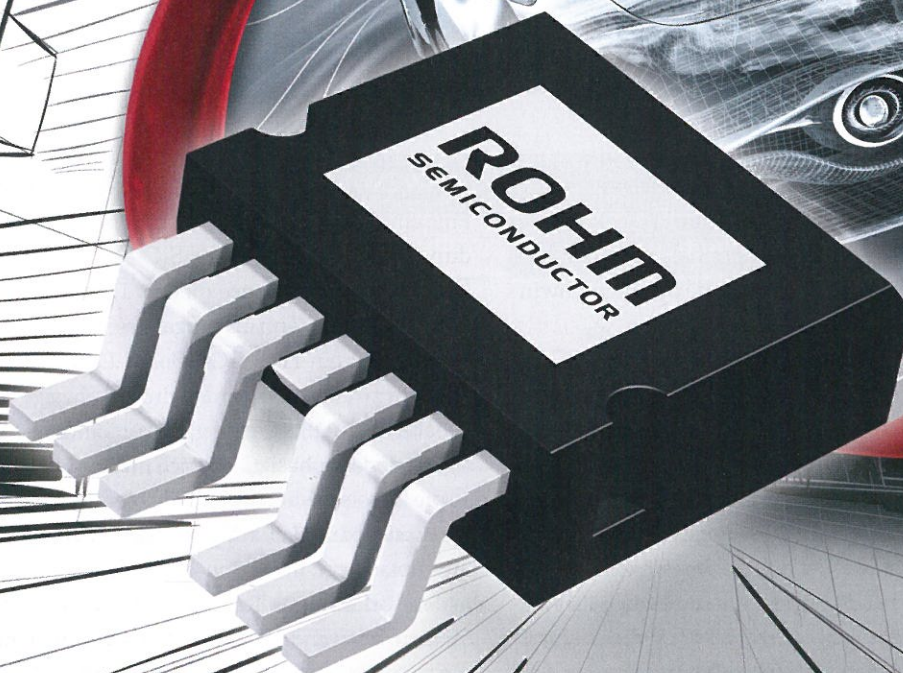
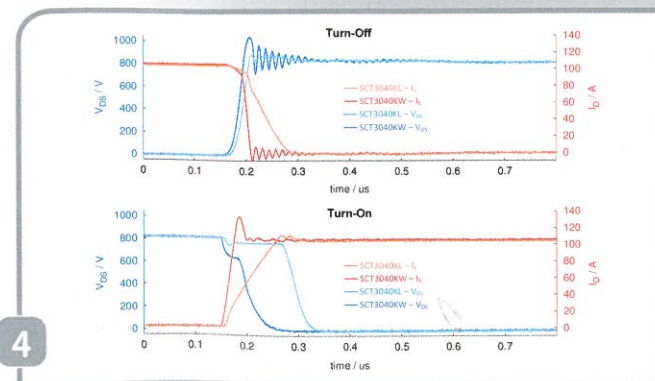
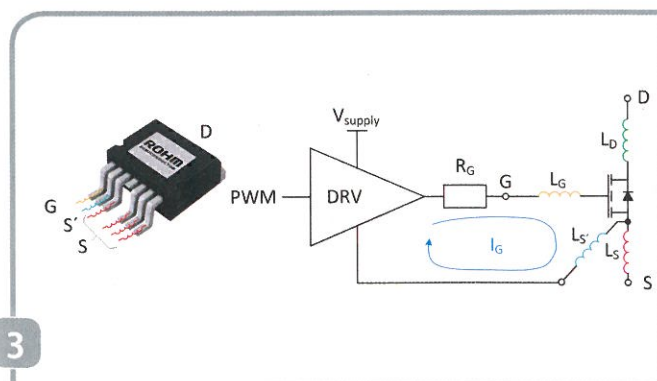


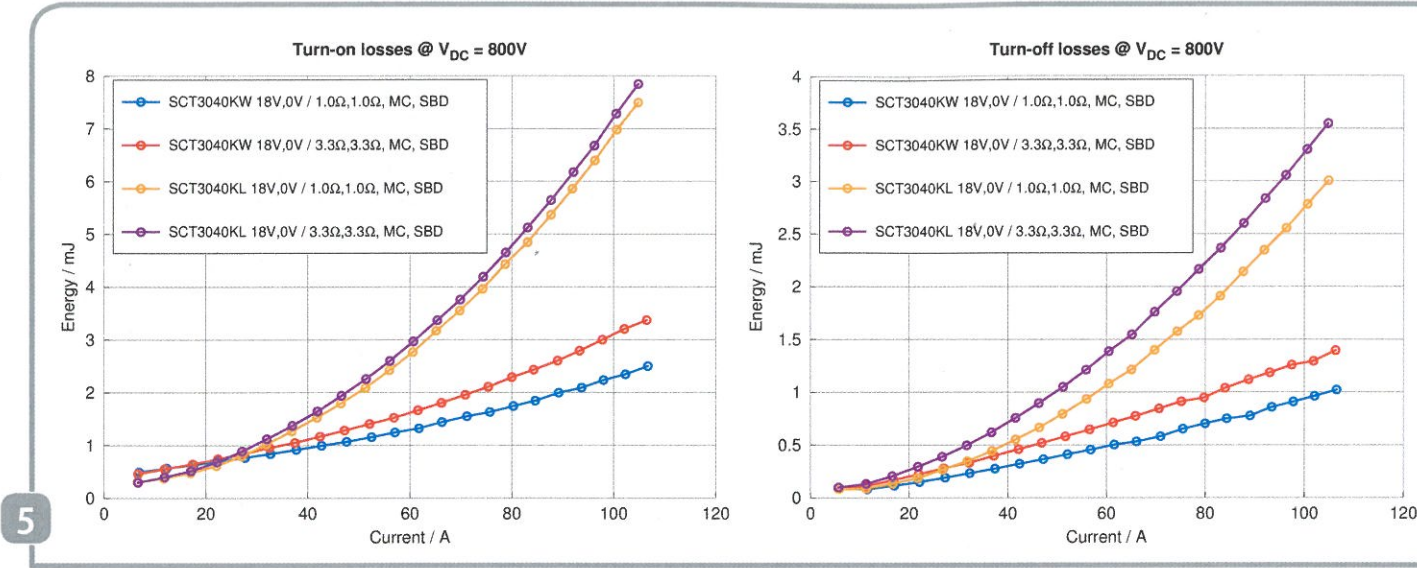
Bild 1: Ein traditionelles Halbleitergehäuse und seine parasitären Induktivitäten.

Bild 2: Effektive Gate-Spannung am Chip (V_{GS}) wird beim Einschalten durch die Induktivität L_S reduziert.

Bild 3: Das TO-263-7L-SMD-Gehäuse mit Kelvin-Source und seine parasitären Induktivitäten.

Bild 4: Vergleich des Schaltverhaltens eines 40-m Ω /1200-V-SiC-MOSFETs (TO-247: SCT3040KL, TO-263-7L: SCT3040KW, 800 V, etwa 110 A).





beiden Gehäusen durchgeführt. Bild 4 zeigt transiente Strom- und Spannungsverläufe für einen Arbeitspunkt. Anhand der Strom- und Spannungsverläufe ist erkennbar, dass der SiC-MOSFET im TO-247-Gehäuse in Bezug auf die Schaltgeschwindigkeit beim Einschalten begrenzt ist.

Der induktive Spannungsabfall reduziert die effektive Gate-Spannung, was zu einem längeren Verweilen der Gate-Spannung auf Höhe des Miller-Plateaus und damit zu hohen Einschaltverlusten führt. Beim SiC-MOSFET im SMD-Gehäuse mit Kelvin-Source ist diese Zeitspanne viel kürzer und damit sind auch die Einschaltverluste erheblich geringer. Die Ausschalttransienten zeigen, dass im SMD-Gehäuse viel höhere Stromänderungsgeschwindigkeiten (di/dt) erreicht werden und somit auch die Ausschaltverluste erheblich geringer als im TO-247 Gehäuse ausfallen. Im Diagramm in Bild 5 sind die mit beiden Bauteilen erreichten Schaltverluste als Funktion der geschalteten Ströme dargestellt. Es zeigt sich deutlich, dass die Vorteile der höheren Schaltgeschwindigkeiten im SMD-Gehäuse mit Kelvin-Source besonders bei höheren Strömen relevant sind. Insgesamt ermöglichen diese Vorteile geringere Schaltverluste bei gleicher Schaltfrequenz. Alternativ lassen sich bei vergleichbaren Schaltverlusten höhere Schaltfrequenzen realisieren.

GEPLANTES LINE-UP FÜR SMD-BAUTEILE

Zusätzlich zum bereits in den vorigen Abschnitten erwähnten SiC-MOSFETs (1200 V, 40 mΩ) ist ein vollständiges Line-Up von SiC-MOSFETs im TO-263-7L-Gehäuse mit Nennspannungen von 650 V und 1200 V geplant. Diese Bauteile sind in Kürze verfügbar; eine Aufstellung des momentan geplanten Line-Ups zeigt Tabelle 1. Geplant sind außerdem auch automotive-qualifizierte Varianten dieser Bauteile.

ANWENDUNG IM ON-BOARD-CHARGER

Eine einphasige 3,7-kW-PFC-Stufe soll im Folgenden als Anwendungsbeispiel für die mit SiC-MOSFETs im SMD-Gehäuse erreichbare Performance dienen. Die einphasige PFC-Stufe mit dieser Leistung kann als Eingangsstufe für ein 3,7-kW- sowie als Baustein für ein 11-kW-On-Board-Ladegerät zum Einsatz kommen. Im zweiten Fall werden drei einphasige PFCs mithilfe einer Schalteranordnung am Eingang kombiniert, um entweder einphasigen oder dreiphasigen Betrieb mit bis zu 11 kW zu ermöglichen.

Die klassische Boost-PFC-Topologie hat Grenzen in Bezug auf die erreichbaren Wirkungsgrade, da ein Diodengleichrichter im Strompfad liegt. In der 2ph-bridgeless-PFC-Anordnung wie auch in den Varianten der Totempole-PFC ist dieser Diodengleichrichter nicht notwendig, was die gesamten Durchlassverluste reduziert. Der 2ph-bridgeless-PFC ermöglicht hohe Wirkungsgrade, hat aber den Nachteil, dass jedes Phasenbein nur jeweils für eine Hälfte der Netzperiode betrieben wird. Daraus resultiert eine hohe Belastung durch Lastwechsel und das Verhältnis zwischen Spitzenstrom und RMS-Strom der Bauteile ist hoch.

REALISIERUNG MIT TOTEMPOLE-PFC

Vom Totempole-PFC lassen sich zwei Varianten realisieren. In der einfachsten Form kommen zwei Transistoren und zwei Dioden zum Einsatz. Die Dioden schalten mit Netzfrequenz, weshalb die Wahl auf Typen mit geringer Vorwärtsspannung fällt. Da die Body-Dioden der Transistoren zur Kommutierung zum Einsatz kommen, ist es wichtig Bauteile auszuwählen, die in hart geschalteten Applikationen einsetzbar sind. Aktuelle Wide-Bandgap-Halbleiter wie SiC-MOSFETs haben Body-Dioden, die diese Anforderungen erfüllen und daher eine gute Wahl für diese Schaltung darstellen. Wird von der Schaltung die maximal

P/N		30 mΩ	40 mΩ	60 mΩ	80 mΩ	105 mΩ	120 mΩ	160 mΩ
650 V	SCT30xxAW	✓		✓	✓		✓	
1200 V	SCT30xxKW		✓		✓	✓		✓

Tabelle 1: Geplantes Line-Up von Trench SiC-MOSFETs im TO-263-7L-Gehäuse von Rohm Semiconductor.

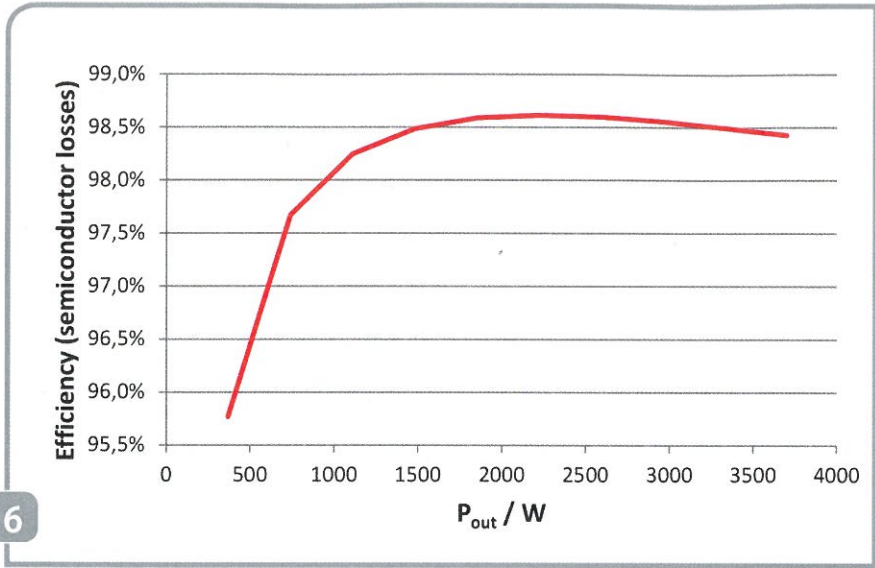
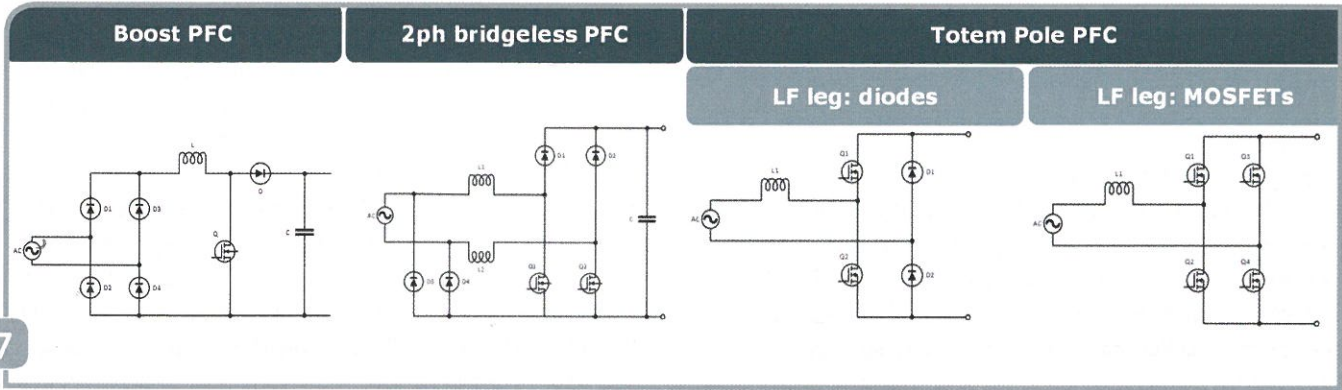


Bild 5: Vergleich der Schaltverluste vom 40-m Ω -SiC-MOSFET im 3-Pin-TO-247- und TO-263-7L-Gehäuse. Es wurde ein Gate-Treiber mit Miller-Clamp (MC) und eine anti-parallele SBD am Gate eingesetzt.

Bild 6: Erwartete Wirkungsgrade für Totempole-PFCs bei ausschließlicher Berücksichtigung von Halbleiterverlusten ($V_{in} = 230 V$, $V_{out} = 400 V$, $f_{sw} = 100 kHz$, SCT3060AW, 60-m Ω -Schalter in LF-Halbbrücke).

Bild 7: Mögliche Topologien für einphasige PFC-Stufen, im Einsatz beispielsweise in On-Board-Ladegeräten.



mögliche Performance erwartet, ist es außerdem möglich, die Dioden im netzfrequenten Pfad durch aktive Schalter, wie zum Beispiel Superjunction-MOSFETs (SJ) zu ersetzen.

Eine Simulation zeigt die mit Totempole-PFCs erreichbare Performance. Als Grundlage für die Simulation dienen die gemessenen Schaltverluste eines 650-V-SiC-MOSFETs mit 60 m Ω im TO-263-7L-SMD-Gehäuse. In der Simulation für die hochfrequent taktenden (100 kHz) SiC-MOSFETs sind die Durchlass- sowie die Schaltverluste modelliert. Für den mit Netzfrequenz taktenden Zweig wurden Durchlassverluste für einen 60-m Ω -Transistor simuliert.

Erkennbar ist, dass bei etwa 60 Prozent der nominellen Ausgangsleistung ein Wirkungsgrad von zirka 98,7 % erreichbar ist. Verluste außerhalb der Halbleiterverluste wurden nicht modelliert, jedoch sind auch Verluste in Induktivitäten und weiteren passive Komponenten sowie in Gate-Ansteuerungen und in der Regelung des Systems zu erwarten. Für eine vollständige Analyse sind auch diese Verluste zu berücksichtigen. Dennoch zeigt das Ergebnis deutlich, dass sich auf Basis der Totempole-Topologie mit 650-V-SiC-MOSFETs eine einphasige PFC-Stufe mit hoher Performance realisieren lässt.

FAZIT

Der Beitrag zeigt die Performance-Vorteile, die aus der Nutzung eines niederinduktiven SMD-Gehäuses mit Kelvin-Source-Pin für schnelle SiC-MOSFETs resultieren. Bei hohen Strömen las-

sen sich insbesondere die Einschaltverluste im SMD-Gehäuse signifikant reduzieren, da die Gate-Ansteuerung von der im Lastkreis auftretenden Stromänderung mit hohem di/dt sowie den daraus resultierenden induktiven Spannungsabfällen über die Gehäuse-Induktivität entkoppelt wird. Weiterhin ermöglicht die insgesamt reduzierte Induktivität des Gehäuses schnellere Ausschaltgeschwindigkeiten des SiC-MOSFETs. Beide Vorteile zusammen resultieren in erheblich reduzierten Schaltverlusten.

Auf Systemebene wurde gezeigt, dass 650-V-SiC-MOSFETs mit Einschaltwiderstands-Werten um 60 m Ω in einer 3,7-kW-Totempole-PFC-Lösung Spitzenwirkungsgrade von mehr als 98 Prozent bei hohen Schaltfrequenzen erwarten lassen. Dies ermöglicht kompakte Designs, was insbesondere für die Entwicklung von On-Board-Ladegeräten für automobiler Anwendungen relevant ist. (na)

//

Autoren

- Christian Felgemacher**
Application Engineer bei Rohm Semiconductor GmbH
- Felipe Filsecker**
Application Engineer bei Rohm Semiconductor GmbH
- Farhan Beg**
Field Application Engineer bei Rohm Semiconductor GmbH
- Aly Mashaly**
Senior Manager Power Systems bei Rohm Semiconductor GmbH
- Seiya Kitagawa**
Staff Engineer bei Rohm Co.